



(43) 国際公開日
2006年5月18日 (18.05.2006)

PCT

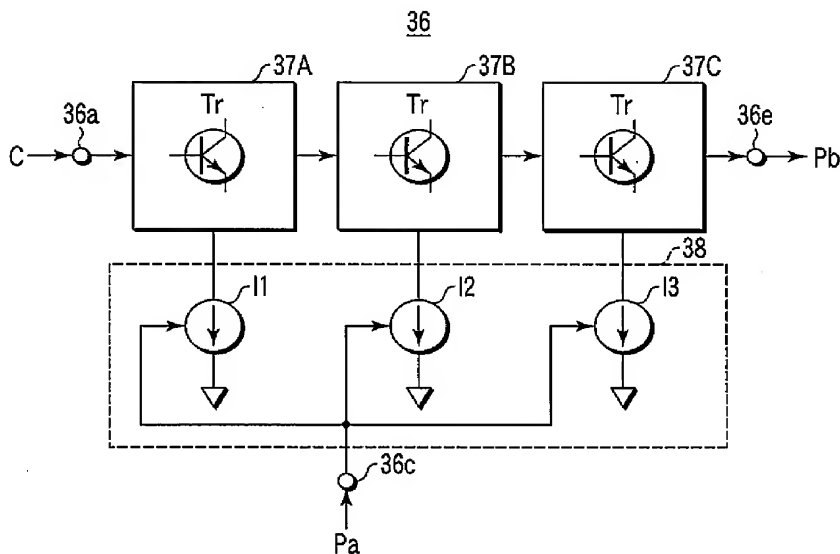
(10) 国際公開番号
WO 2006/051948 A1

- (51) 国際特許分類:
H03K 17/60 (2006.01) G01S 7/282 (2006.01)
- (21) 国際出願番号: PCT/JP2005/020860
- (22) 国際出願日: 2005年11月14日 (14.11.2005)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2004-331029
2004年11月15日 (15.11.2004) JP
- (71) 出願人 (米国を除く全ての指定国について): アンリツ株式会社 (ANRITSU CORPORATION) [JP/JP]; 〒2438555 神奈川県厚木市恩名五丁目1番1号 Kana-gawa (JP). 松下電器産業株式会社 (Matsushita Electric Industrial Co., Ltd.) [JP/JP]; 〒5718501 大阪府門真市大字門真1006番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてののみ): 斉藤 澄夫 (SAITO, Sumio) [JP/JP].
- (74) 代理人: 鈴江 武彦, 外 (SUZUYE, Takehiko et al.); 〒1000013 東京都千代田区霞が関3丁目7番2号 鈴榮特許総合事務所内 Tokyo (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK,

[続葉有]

(54) Title: HIGH-FREQUENCY ELECTRONIC SWITCH, BUST WAVE GENERATION DEVICE USING THE SAME, AND SHORT PULSE RADAR USING THE SAME

(54) 発明の名称: 高周波電子スイッチ及びそれを用いるバースト波発生装置及びそれを用いる短パルスレーダ



(57) Abstract: A high-frequency electronic switch includes: a signal input terminal to which a switchable high-frequency signal is inputted; a plurality of amplification circuits formed by transistors cascade-connected in a plurality of stages to the signal input for successively amplifying the switchable high-frequency signal; a signal output terminal connected to an output unit of the last stage of the amplification circuits for outputting the switchable high-frequency signal successively amplified; a control terminal to which a pulse signal having a first level period as a switching signal and a second level period is inputted; and a supply current control circuit. When the pulse signal inputted to the control terminal is in the

first level period, the supply current control circuit supplies a work current to each of the transistors of the amplification circuits so that the amplification circuits are in the amplification operation state. When the pulse signal is in the second level period, the supply current control circuit stops supply of the work current to each of the transistors of the amplification circuits so that the amplification circuits are in the non-amplification state. This high-frequency electronic switch opens and closes between the signal input terminal and the signal output terminal so that they can be isolated in a high-frequency way depending on the level of the pulse signal inputted to the control terminal, thereby effectively suppressing a high-frequency signal leak during a closed mode.

(57) 要約: 高周波電子スイッチは、被スイッチ用の高周波信号が入力される信号入力端子と、前記信号入力端子に複数段カスケード接続され、それぞれ前記被スイッチ用の高周波信号を順次に増幅するためのトランジスタによる複数の増幅回路と、前記複数の増

[続葉有]

WO 2006/051948 A1



LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE,

添付公開書類:

— 国際調査報告書

2文字コード及び他の略語については、定期発行される各PCTガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

幅回路の最終段の増幅回路の出力部に接続され、前記順次に増幅される被スイッチ用の高周波信号を出力する信号出力端子と、スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号が入力される制御端子と、前記制御端子に入力されるパルス信号が第1のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに作動用電流を供給して前記複数の増幅回路を増幅動作状態とし、前記パルス信号が第2のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに対する作動用電流の供給を停止して前記複数の増幅回路を非増幅動作状態とする供給電流制御回路とを備える。この高周波電子スイッチ、前記制御端子に入力されるパルス信号のレベルに応じて前記信号入力端子と前記信号出力端子との間を高周波的にアイソレート可能に開閉することにより、閉時の高周波信号リークを効果的に抑圧する。

明 細 書

高周波電子スイッチ及びそれを用いるバースト波発生装置及びそれを用いる短パルスレーダ

技術分野

[0001] 本発明は高周波電子スイッチ及びそれを用いるバースト波発生装置及びそれを用いる短パルスレーダに係り、特に、車載レーダ(automotive radars)や視覚障害者の歩行支援用レーダ等のために割り当てられている22～29GHzの準ミリ波帯(UWB: Ultra-wideband)の短パルスレーダ(short range radars)等の送信部に用いるバースト波発生装置において、そのキャリア漏れを防止するための技術を採用した高周波電子スイッチ及びそれを用いるバースト波発生装置及びそれを用いる短パルスレーダに関する。

背景技術

[0002] パルス波を用いて空間の物体を探索するパルスレーダは、基本的に図6に示す構成を有している。

[0003] すなわち、送信部11は、後述する制御部20から所定周期 T_g で出力されるトリガ信号Gをパルス発生器12で受ける。

[0004] このパルス発生器12は、トリガ信号Gに同期した所定幅のパルス信号Paをバースト波発生装置13に出力する。

[0005] このバースト波発生装置13は、パルス信号Paが入力されている期間(例えば、パルス信号Paのハイレベル期間)には、所定周波数のキャリア信号を有するバースト波Pbを出力し、パルス信号Paが入力されていない期間(例えば、パルス信号Paのローレベル期間)には、そのキャリア信号を有するバースト波Pbの出力を停止させる。

[0006] なお、このバースト波発生装置13の構成としては、連続的に出力される所定周波数のキャリア信号を有するバースト波をスイッチで断続する方式と、所定周波数のキャリア信号を有するバースト波を発振出力する発振器の発振動作をオン／オフ制御する方式とがある。

[0007] このバースト波発生装置13から出力されるバースト波Pbは、電力増幅器14で増幅

されて送信アンテナ15に供給される。

[0008] このため、送信アンテナ15からは、トリガ信号Gに同期した所定幅のパルス波Ptが空間1へ放射される。

[0009] このパルス波Ptが空間1に存在する物体1aによって反射されると、その反射波Prが、受信部16の受信アンテナ17で受信されて、その受信信号Rが検波回路18によって検波される。

[0010] 信号処理部19は、例えば、送信部11のパルス発生器12からパルス波Paが送出されたタイミングを基準タイミングとして、受信部16から出力される信号Hのレベル変化のタイミングや、その出力波形を求めることにより、空間1に存在する物体1aの解析を行う。

[0011] 制御部20は、信号処理部19の処理結果等に基づいて、送信部11及び受信部16に対する所定の各種制御を行う。

[0012] なお、このようなレーダの基本的な構成は、次の特許文献1、2に開示されている。

特許文献1:特開平7-012921号公報

特許文献2:特開平8-313619号公報

[0013] このような基本構成を有するレーダのうち、近年実用化されつつある車載用のレーダとしては、次のような二つのタイプのレーダがある。

[0014] 第1のタイプのパルスレーダは、ミリ波帯(77GHz)を用い、高出力で、遠距離の狭い角度範囲を探索して、衝突防止や走行制御等の高速走行時の支援を目的とするレーダである。

[0015] 第2のタイプのパルスレーダは、準ミリ波(22~29GHz)を用い、低出力で近距離の広い角度範囲を探索し、自動車の死角補助、車庫入れ補助等、低速走行時の支援を目的とする短パルスレーダである。

[0016] この準ミリ波帯を使用するUWBレーダは、車載レーダだけでなく、視覚障害者の歩行支援用レーダや近距離通信システム等にも使用される。

[0017] 広帯域であるUWBレーダにおいては、例えば、幅が1ns以下の短パルスを用いることができ、距離分解能が高いレーダを実現することができる。

発明の開示

[0018] しかし、このUWBレーダを実現するために、解決すべき種々の問題がある。

[0019] その重要な問題の一つは、送信部11から出力されるバースト波のキャリア信号の漏れの問題である。

[0020] ところで、前述のように、UWBレーダでは22～29GHz帯を使用することになっているが、この帯域の中には電波天文や地球探査衛星業務(EESS)のパッシブセンサを保護するためのRR電波発射禁止帯(23.6～24.0GHz)が含まれている。

[0021] 2002年、FCC(米国連邦通信委員会)は、次の非特許文献1において、22～29GHzに置ける平均電力密度を -41.3dBm 以下、ピーク電力密度が $\text{OdBm}/50\text{MHz}$ とする規定を公開している。

[0022] この規定の中には、前記EESSへの電波干渉を抑えるため、仰角サイドローブを数年毎に -25dB から -35dB へと低減することも併せて規定されている。

非特許文献1:FCC 02-48 New Part 15 Rules, FIRST REPORT AND ORDER

[0023] しかしながら、これを実現するためには、UWBレーダに用いるアンテナの垂直方向の寸法が大きくなり、一般の乗用車に搭載することが困難になることが想定される。

[0024] このため、FCCは、アンテナのサイドローブに頼らない方法として、2004年に下記非特許文献2で、前記RR電波発射禁止帯の放射電力密度をこれまでより 20dB 小さい $-61.3\text{dBm}/\text{MHz}$ とする改定ルールを追加している。

非特許文献2:“Second Report and Order and Second Memorandum Opinion and Order” FCC 04-285, Dec. 16, 2004

[0025] 従来のUWBレーダは、連続発振器からの連続波(CW)を半導体スイッチでオン／オフする方式を採用している。

[0026] この方式では、スイッチのアイソレーションの不完全性により、大きな残留キャリアが発生するため、図7に破線で示すように、前記残留キャリアを、ドップラーレーダ用に割り当てられている $24.05\sim 24.25\text{GHz}$ のSRD(Short Range Device)バンドに避難させている。

[0027] しかしながら、SRDバンドは前記RR電波発射禁止帯と極めて接近しており、EES Sなどとの干渉が避けられないという深刻な問題がある。

- [0028] 従って、このRR電波発射禁止帯の近傍の周波数をキャリア周波数として利用するレーダシステムとしては、水平方向にビームを絞る必要があるので、必然的に送信アンテナの縦方向の寸法が大きくなってしまい、車載用あるいは携帯利用を考えると極めて不利となる。
- [0029] なお、前記したように、連続して出力される所定周波数のキャリア信号を有するバースト波をスイッチで断続する方式の場合、UWBレーダシステムにおいては、例えば、幅が1ns以下の狭い幅のパルスに応答できるように半導体デバイスによる高周波電子スイッチを用いる必要がある。
- [0030] しかるに、従来の半導体デバイスによる高周波電子スイッチ（例えば、ダイオードスイッチ、アナログスイッチ等）では、オフ時のキャリア信号のリークが大きいので、上記レーダシステムとしての探査距離等が大きく制限されてしまうという問題が顕著となる。
- [0031] また、ダイオードスイッチの場合、コイルを介してダイオードに電流を流してオン状態にする構成が多く、コイルのインダクタンスにより、例えば、幅が1ns以下の短パルスのような幅の狭いパルスに対しては良好に応答することができない。
- [0032] これらの事情から、RR電波発射禁止帯より高い、図7に実線で示す周波数帯等でも応答速度が速くリークの少ない高周波電子スイッチ及びそれを用いるバースト波発生装置及びそれを用いる短パルスレーダの実現が強く望まれている。
- [0033] 本発明の目的は、RR電波発射禁止帯より高いUWBの周波数帯等でも応答速度が速くリークの少ない高周波電子スイッチ及びそれを用いるバースト波発生装置及びそれを用いる短パルスレーダを提供することである。
- [0034] 前記目的を達成するために、本発明の第1の態様によると、
被スイッチ用の高周波信号(C)が入力される信号入力端子(36a)と、
前記信号入力端子(36a)に複数段カスケード接続され、それぞれ前記被スイッチ用の高周波信号(C)を順次に増幅するためのトランジスタ(Tr)による複数の増幅回路(37A、37B、37C)と、
前記複数の増幅回路(37A、37B、37C)の最終段の増幅回路(37C)の出力部に接続され、前記順次に増幅される被スイッチ用の高周波信号(C)を出力する信号出

力端子(36e)と、

スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号(Pa)が入力される制御端子(36c)と、

前記制御端子(36c)に入力されるパルス信号(Pa)が第1のレベルの期間にあるとき、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr)に作動用電流を供給して前記複数の増幅回路(37A、37B、37C)を増幅動作状態とし、前記パルス信号(Pa)が第2のレベルの期間にあるとき、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr)に対する作動用電流の供給を停止して前記複数の増幅回路(37A、37B、37C)を非増幅動作状態とする供給電流制御回路(38)とを備え、

前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記信号入力端子(36a)と信号出力端子(36e)との間を高周波的に開閉する高周波電子スイッチが提供される。

[0035] また、前記目的を達成するために、本発明の第2の態様によると、前記信号入力端子(36a)として備えられ、前記被スイッチ用の高周波信号(C)として正相及び逆相の高周波信号(C、C')の少なくとも一方が入力される正相信号入力端子(36a)及び逆相信号入力端子(36a')と、

前記信号出力端子(36e)として備えられ、前記正相及び逆相の高周波信号(C、C')の少なくとも一方が出力される正相信号出力端子(36b)及び逆相信号出力端子(36b')とを有し、

前記正相信号入力端子(36a)及び前記逆相信号入力端子(36a')と前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')との間に複数段カスケード接続される前記複数の増幅回路(37A、37B、37C)をそれぞれ複数のトランジスタ(Tr1、Tr2、Tr3、Tr4)による差動型に構成したことを特徴とする第1の態様に従う高周波電子スイッチが提供される。

[0036] また、前記目的を達成するために、本発明の第3の態様によると、前記供給電流制御回路(38)は、それぞれ、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr、Tr1、Tr2、Tr3、Tr4)に接続される複数の定電流回路(I1、I2、I3)を含み、前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記複数の定

電流回路 (I1、I2、I3) を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路 (37A、37B、37C) を同時にまたはほぼ同時に増幅動作状態または非増幅動作状態とすることを特徴とする第1または第2の態様に従う高周波電子スイッチが提供される。

[0037] また、前記目的を達成するために、本発明の第4の態様によると、前記供給電流制御回路 (38) の前記複数の定電流回路 (I1、I2、I3) がそれぞれトランジスタ (Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24) による複数の定電流回路 (I1、I2、I3、I11、I12、I13、I14) で構成され、前記複数の定電流回路 (I1、I2、I3、I11、I12、I13、I14) の各トランジスタ (Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24) のベースに前記制御端子 (36c) に入力されるパルス信号 (Pa) が供給されるように構成したことを特徴とする第3の態様に従う高周波電子スイッチが提供される。

[0038] また、前記目的を達成するために、本発明の第5の態様によると、前記供給電流制御回路 (38) は、それぞれ、前記複数の増幅回路 (37A、37B、37C) の各トランジスタ (Tr、Tr1、Tr2、Tr3、Tr4) に接続される複数の定電流回路 (I1、I2、I3、I11、I12、I13、I14) と、前記制御端子 (36c) に入力されるパルス信号 (Pa) に対して前記複数の増幅回路 (37A、37B、37C) において前記順次に増幅される被スイッチ用の高周波信号 (C) の遅延に対応した遅延を与える複数の遅延回路 (D1、D2、D3) とを含み、前記制御端子 (36c) に入力されるパルス信号 (Pa) のレベルに応じて前記複数の定電流回路 (I1、I2、I3、I11、I12、I13、I14) を前記高周波信号 (C) の遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴とする第1または第2の態様に従う高周波電子スイッチが提供される。

[0039] また、前記目的を達成するために、本発明の第6の態様によると、前記供給電流制御回路 (38) の前記複数の定電流回路 (I1、I2、I3) がそれぞれトランジスタ (Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24) による複数の定電流回路 (I1、I2、I3、I11、I12、I13、I14) で構成され、前記複数の定電流回路 (I1、I2、I3、I11、I12、I13、I14) の各トランジスタ (Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24) のベースに前記制御端子 (36c) に入力されるパルス信号 (Pa) が供給

されるように構成したことを特徴とする第5の態様に従う高周波電子スイッチが提供される。

[0040] また、前記目的を達成するために、本発明の第7の態様によると、前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')の間に接続され、前記正相信号入力端子(36a)及び前記逆相信号入力端子(36a')にそれぞれ前記被スイッチ用の高周波信号(C)として正相及び逆相の高周波信号(C、C')が入力されたとき、前記差動型に構成される複数の増幅回路(37A、37B、37C)で順次に増幅されて前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')から出力される前記被スイッチ用の高周波信号(C)として正相及び逆相の高周波信号(C、C')を合成して出力する合成回路(37D)をさらに備えていることを特徴とする第2の態様に従う高周波電子スイッチが提供される。

[0041] また、前記目的を達成するために、本発明の第8の態様によると、
高周波キャリア信号を連続的に出力するキャリア信号発生器(35)と、
前記キャリア信号発生器(35)から出力される前記高周波キャリア信号(C)をバースト状に出力または出力停止状態とする高周波電子スイッチ(36)とを備え、
前記高周波電子スイッチ(36)は、
前記高周波キャリア信号(C)を受ける信号入力端子(36a)と、
前記信号入力端子(36a)に複数段カスケード接続され、それぞれ前記高周波キャリア信号(C)を順次に増幅するためのトランジスタ(Tr)による複数の増幅回路(37A、37B、37C)と、
前記複数の増幅回路(37A、37B、37C)の最終段の増幅回路(37C)の出力部に接続され、前記順次に増幅される高周波キャリア信号(C)を出力する信号出力端子(36e)と、
スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号(Pa)が入力される制御端子(36c)と、
前記制御端子(36c)に入力されるパルス信号(Pa)が第1のレベルの期間にあるとき、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr)に作動用電流を供給して前記複数の増幅回路(37A、37B、37C)を増幅動作状態とし、前記パルス

信号(Pa)が第2のレベルの期間にあるとき、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr)に対する作動用電流の供給を停止して前記複数の増幅回路(37A、37B、37C)を非増幅動作状態とする供給電流制御回路(38)とを備え、
前記高周波電子スイッチ(36)により、前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記信号入力端子(36a)と信号出力端子(36e)との間を高周波的に開閉して、前記高周波キャリア信号(C)をバースト状に出力または出力停止状態とするバースト波発生装置が提供される。

[0042] また、前記目的を達成するために、本発明の第9の態様によると、前記高周波電子スイッチ(36)の前記信号入力端子(36a)として備えられ、前記高周波キャリア信号(C)として正相及び逆相の高周波キャリア信号(C、C')の少なくとも一方が入力される正相信号入力端子(36a)及び逆相信号入力端子(36a')と、

前記高周波電子スイッチ(36)の前記信号出力端子(36e)として備えられ、前記正相及び逆相の高周波キャリア信号(C、C')の少なくとも一方が出力される正相信号出力端子(36b)及び逆相信号出力端子(36b')とを有し、

前記正相信号入力端子(36a)及び前記逆相信号入力端子(36a')と前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')との間に複数段カスケード接続される前記複数の増幅回路(37A、37B、37C)をそれぞれ複数のトランジスタ(Tr1、Tr2、Tr3、Tr4)による差動型に構成したことを特徴とする第8の態様に従うバースト波発生装置が提供される。

[0043] また、前記目的を達成するために、本発明の第10の態様によると、前記高周波電子スイッチ(36)の前記供給電流制御回路(38)は、それぞれ、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr、Tr1、Tr2、Tr3、Tr4)に接続される複数の定電流回路(I1、I2、I3)を含み、前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記複数の定電流回路(I1、I2、I3)を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路(37A、37B、37C)を同時にまたはほぼ同時に増幅動作状態または前記非増幅動作状態とすることを特徴とする第8または第9の態様に従うバースト波発生装置が提供される。

[0044] また、前記目的を達成するために、本発明の第11の態様によると、前記高周波電

子スイッチ(36)は、前記供給電流制御回路(38)の前記複数の定電流回路(I1、I2、I3)がそれぞれトランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)による複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)で構成され、前記複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)の各トランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)のベースに前記制御端子(36c)に入力されるパルス信号(Pa)が供給されるように構成したことを特徴とする第10の態様に従うバースト波発生装置が提供される。

[0045] また、前記目的を達成するために、本発明の第12の態様によると、前記高周波電子スイッチ(36)の前記供給電流制御回路(38)は、それぞれ、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr、Tr1、Tr2、Tr3、Tr4)に接続される複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)と、前記制御端子(36c)に入力されるパルス信号(Pa)に対して前記複数の増幅回路(37A、37B、37C)において前記順次に増幅される高周波キャリア信号(C)の遅延に対応した遅延を与える複数の遅延回路(D1、D2、D3)とを含み、前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記複数の定電流回路(I1、I2、I3)を前記高周波キャリア信号(C)の遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴とする第8または第9の態様に従うバースト波発生装置が提供される。

[0046] また、前記目的を達成するために、本発明の第13の態様によると、前記高周波電子スイッチ(36)は、前記供給電流制御回路(38)の前記複数の定電流回路(I1、I2、I3)がそれぞれトランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)による複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)で構成され、前記複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)の各トランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)のベースに前記制御端子(36c)に入力されるパルス信号(Pa)が供給されるように構成したことを特徴とする第12の態様に従うバースト波発生装置が提供される。

[0047] また、前記目的を達成するために、本発明の第14の態様によると、前記高周波電子スイッチ(36)は、前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')の間に接続され、前記正相信号入力端子(36a)及び前記逆相信号入力端子(

36a')にそれぞれ前記高周波キャリア信号(C)として正相及び逆相の高周波信号(C、C')が入力されたとき、前記差動型に構成される複数の増幅回路(37A、37B、37C)で順次に増幅されて前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')から出力される前記高周波キャリア信号(C)として正相及び逆相の高周波キャリア信号(C、C')を合成して出力する合成回路(37D)をさらに備えていることを特徴とする第9の態様に従うバースト波発生装置が提供される。

[0048] また、前記目的を達成するために、本発明の第15の態様によると、

送信トリガ信号(G)を受ける毎に、所定幅の短パルス波(Pt)を空間(1)へ放射するために、高周波キャリア信号を連続的に出力するキャリア信号発生器(35)及び該キャリア信号発生器(35)から出力される前記高周波キャリア信号(C)をバースト状に出力または出力停止状態とする高周波電子スイッチ(36)とを含むバースト波発生装置(34)を有する送信部(31)と、

前記短パルス波(Pt)の反射波(Pr)に対する受信検波処理を行う受信部(40)と、
前記受信部(40)からの出力に基づいて、前記空間(1)に存在する物体(1a)の解析処理を行う信号処理部(50)と、

前記信号処理部(50)からの解析結果に基づいて、前記送信部(31)及び前記受信部(40)の少なくとも一方に対して所定の制御を行う制御部(60)とを具備し、

前記バースト波発生装置(34)の高周波電子スイッチ(36)は、

前記高周波キャリア信号(C)を受ける信号入力端子(36a)と、

前記信号入力端子(36a)に複数段カスケード接続され、それぞれ前記高周波キャリア信号を順次に増幅するためのトランジスタ(Tr)による複数の増幅回路(37A、37B、37C)と、

前記複数の増幅回路(37A、37B、37C)の最終段の増幅回路(37C)の出力部に接続され、前記順次に増幅される高周波キャリア信号(C)を出力する信号出力端子(36e)と、

スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号(Pa)が入力される制御端子(36c)と、

前記制御端子(36c)に入力されるパルス信号(Pa)が第1のレベルの期間にあると

き、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr)に作動用電流を供給して前記複数の増幅回路(37A、37B、37C)を増幅動作状態とし、前記パルス信号(Pa)が第2のレベルの期間にあるとき、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr)に対する作動用電流の供給を停止して前記複数の増幅回路(37A、37B、37C)を非増幅動作状態とする供給電流制御回路(38)とを備え、

前記高周波電子スイッチ(36)により、前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記信号入力端子(36a)と前記信号出力端子(36e)との間を高周波的に開閉して、前記高周波キャリア信号(C)をバースト状に出力または出力停止状態とする短パルスレーダが提供される。

[0049] また、前記目的を達成するために、本発明の第16の態様によると、前記高周波電子スイッチ(36)の前記信号入力端子(36a)として備えられ、前記高周波キャリア信号(C)として正相及び逆相の高周波キャリア信号(C、C')の少なくとも一方が入力される正相信号入力端子(36a)及び逆相信号入力端子(36a')と、

前記高周波電子スイッチ(36)の前記信号出力端子(36e)として備えられ、前記正相及び逆相の高周波キャリア信号(C、C')の少なくとも一方が出力される正相信号出力端子(36b)及び逆相信号出力端子(36b')とを有し、

前記正相信号入力端子(36a)及び前記逆相信号入力端子(36a')と前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')との間に複数段カスケード接続される前記複数の増幅回路(37A、37B、37C)をそれぞれ複数のトランジスタ(Tr1、Tr2、Tr3、Tr4)による差動型に構成したことを特徴とする第15の態様に従う短パルスレーダが提供される。

[0050] また、前記目的を達成するために、本発明の第17の態様によると、前記高周波電子スイッチ(36)の前記供給電流制御回路(38)は、それぞれ、前記複数の増幅回路(37A、37B、37C)の各トランジスタ(Tr、Tr1、Tr2、Tr3、Tr4)に接続される複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)を含み、前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路(37A、37B、37C)を同時にまたはほぼ同時に増幅動

作状態または非増幅動作状態とすることを特徴とする第15または第16の態様に従う短パルスレーダが提供される。

[0051] また、前記目的を達成するために、本発明の第18の態様によると、前記高周波電子スイッチ(36)は、前記供給電流制御回路(38)の前記複数の定電流回路(I1、I2、I3)がそれぞれトランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)による複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)で構成され、前記複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)の各トランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)のベースに前記制御端子(36c)に入力されるパルス信号(Pa)が供給されるように構成したことを特徴とする第17の態様に従う短パルスレーダが提供される。

[0052] また、前記目的を達成するために、本発明の第19の態様によると、前記高周波電子スイッチ(36)の前記供給電流制御回路(38)は、それぞれ、前記複数の増幅回路(37A、37B、37C)の各トランジスタに接続される複数の定電流回路(I1、I2、I3)と、前記制御端子(36c)に入力されるパルス信号(Pa)に対して前記複数の増幅回路(37A、37B、37C)において前記順次に増幅される高周波キャリア信号(C)の遅延に対応した遅延を与える複数の遅延回路(D1、D2、D3)とを含み、前記制御端子(36c)に入力されるパルス信号(Pa)のレベルに応じて前記複数の定電流回路(I1、I2、I3)を前記高周波キャリア信号(C)の遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴とする第15または第16の態様に従う短パルスレーダが提供される。

[0053] また、前記目的を達成するために、本発明の第20の態様によると、前記高周波電子スイッチ(36)は、前記供給電流制御回路(38)の前記複数の定電流回路(I1、I2、I3)がそれぞれトランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)による複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)で構成され、前記複数の定電流回路(I1、I2、I3、I11、I12、I13、I14)の各トランジスタ(Q、Tr11、Tr12、Tr13、Tr14、Tr21、Tr22、Tr23、Tr24)のベースに前記制御端子(36c)に入力されるパルス信号(Pa)が供給されるように構成したことを特徴とする第19の態様に従う短パルスレーダが提供される。

- [0054] また、前記目的を達成するために、本発明の第21の態様によると、前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')の間に接続され、前記正相信号入力端子(36a)及び前記逆相信号入力端子(36a')にそれぞれ前記高周波キャリア信号(C)として正相及び逆相の高周波キャリア信号(C、C')が入力されたとき、前記差動型に構成される複数の増幅回路(37A、37B、37C)で順次に増幅されて前記正相信号出力端子(36b)及び前記逆相信号出力端子(36b')から出力される前記高周波信号(C)として正相及び逆相の高周波キャリア信号(C、C')を合成して出力する合成回路(37D)をさらに備えていることを特徴とする第16の態様に従う短パルスレーダが提供される。
- [0055] このように、本発明の高周波電子スイッチ36は、作動電流の供給制御が可能なトランジスタによる複数の増幅回路37A、37B、37Cが、信号入力端子36aと信号出力端子36eとの間に複数段カスケード接続されて構成されているので、複数段分のアイソレーションを得ることができ、RR電波発射禁止帯より高いUWBの周波数帯等においてもオフ時の高周波キャリア信号のリークを十分に抑制することができる。
- [0056] また、この高周波電子スイッチ36をバースト波発生装置34に用いると、キャリア漏れを防ぐことができ、レーダシステム30に用いると、その送信パルスの電力を有効に使用することができる。
- [0057] また、各増幅回路37A、37B、37Cを差動型に構成した高周波電子スイッチ36では、各増幅回路37A、37B、37Cが差動型に構成されていることにより、各増幅回路37A、37B、37Cでのオフ時のリーク成分に対するキャンセル効果によってより高いアイソレーションが得られるので、リークをさらに効果的に抑制することができるようになる。
- [0058] 従って、この差動型に構成した高周波電子スイッチ36をバースト波発生装置34に用いると、キャリア漏れをさらに防ぐことができ、レーダシステム30に用いると、リークをさらに効果的に抑制することができる分だけ、その送信パルスの電力をさらに有効に使用することができる。

図面の簡単な説明

- [0059] [図1]図1は、本発明の実施形態として適用される短パルスレーダ30の構成を示すブ

ロック図である。

[図2A]図2Aは、図1の実施形態の要部の構成として高周波電子スイッチの回路構成を例示するブロック図である。

[図2B]図2Bは、図1の実施形態の要部の構成として高周波電子スイッチの回路構成の変形例を示すブロック図である。

[図3A]図3Aは、図1の実施形態の要部の構成として高周波電子スイッチの具体例を示す回路図である。

[図3B]図3Bは、図1の実施形態の要部の構成として高周波電子スイッチのより詳細な具体例を示す回路図である。

[図4]図4は、図3A, Bの実施例において、差動入力時の高周波電子スイッチのオンオフ特性のシミュレーション結果を示す図である。

[図5]図5は、図3A, Bの実施例において、シングル入力時の高周波電子スイッチのオンオフ特性のシミュレーション結果を示す図である。

[図6]図6は、従来のパルスレーダの基本構成を示すブロック図である。

[図7]図7は、準ミリ波帯UWBのスペクトラムマスクと望ましい使用周波数帯を示す図である。

発明を実施するための最良の形態

[0060] 以下、図面に基づいて本発明の実施の形態を説明する。

[0061] 図1は、本発明が適用される短パルスレーダ30のブロック構成を示している。

[0062] この短パルスレーダ30は、送信部31、受信部40、信号処理部50及び制御部60によって構成されている。

[0063] 送信部31は、制御部60から所定周期 T_g で出力されるトリガ信号 G を受ける毎に、所定幅 T_p (例えば、1ns) で所定キャリア周波数 F_c (例えば、26GHz) の短パルス波 P_t を生成して送信アンテナ32から空間1へ放射する。

[0064] なお、送信アンテナ32は、後述する受信アンテナ41と共用される場合もある。

[0065] この送信部31は、図1に示しているように、制御部60からのトリガ信号 G に同期した幅 T_p のパルス信号 P_a を発生するパルス発生器33と、このパルス発生器33からのパルス信号 P_a を受けている間 T_p だけキャリア周波数 F_c のキャリア信号をバースト状に

出力するバースト波発生装置34と、このバースト波発生装置34から出力されるバースト波を増幅して送信アンテナ32に供給する電力増幅器39とを有している。

[0066] バースト波発生装置34は、周波数 F_c のキャリア信号Cを連続的に出力するキャリア信号発生器35と、このキャリア信号発生器35からのキャリア信号Cを信号入力端子36aで受けると共に、前記パルス発生器33からのパルス信号Paを制御端子36cで受けることにより、パルス信号Paのレベルに応じて信号入力端子36aと信号出力端子36eとの間を高周波的に開閉する高周波電子スイッチ36(詳細は後述される)とによって構成されている。

[0067] すなわち、このバースト波発生装置34は、高周波電子スイッチ36の制御端子36cに対して、パルス発生器33からのパルス信号Paが入力されている期間(例えば、パルス信号Paのハイレベル:第1のレベル期間)には、所定周波数のキャリア信号を有するバースト波Pbを出力し、パルス信号Paが入力されていない期間(例えば、パルス信号Paのローレベル:第2のレベル期間)には、そのキャリア信号を有するバースト波Pbの出力を停止させる。

[0068] 図2Aは、図1の実施形態の要部の構成として高周波電子スイッチ36の回路構成を例示するブロック図である。

[0069] すなわち、図2Aに示す高周波電子スイッチ36は、それぞれ、高周波のキャリア信号Cを順次に増幅するためのトランジスタTrを有し、信号入力端子36aと信号出力端子36eとの間に複数段(ここでは3段)カスケード接続された複数の増幅回路37A、37B、37Cと、この複数の増幅回路37A、37B、37Cの各トランジスタTrが作動するために必要な電流を供給し、且つその電流供給を制御端子36cから入力されるパルス信号Paに基づいて制御する供給電流制御回路38とにより構成されている。

[0070] この供給電流制御回路38は、それぞれ、複数の増幅回路37A、37B、37Cの各トランジスタTrに接続されて、当該複数の増幅回路37A、37B、37Cの各トランジスタTrに作動用の電流(バイアス電流)をそれぞれ供給するオンオフ可能な複数の定電流I1、I2、I3を有し、制御端子36cから入力されるパルス信号Paをそれらの定電流回路I1、I2、I3に与えて該パルス信号Paのレベルに応じて前記複数の定電流回路I1、I2、I3を同時にまたはほぼ同時に動作状態または非動作状態とする。

- [0071] これにより、高周波電子スイッチ36は、複数の増幅回路37A、37B、37Cの各トランジスタTrを同時にまたはほぼ同時にオンオフさせて、当該複数の増幅回路37A、37B、37Cを同時にまたはほぼ同時に増幅動作状態または非増幅動作状態とすることにより、キャリア信号Cを断続させている。
- [0072] すなわち、この高周波電子スイッチ36は、信号入力端子36aから入力されるキャリア信号Cを複数の増幅回路37A、37B、37Cの初段の増幅回路37Aで受けると共に、当該高周波電子スイッチ36が作動(オン動作)状態であれば、入力されたキャリア信号Cを初段の増幅回路37Aで反転増幅して、次段の増幅回路37Bに出力する。
- [0073] また、次段の増幅回路37Bは、初段の増幅回路37Aで増幅されたキャリア信号Cが入力されると共に、当該高周波電子スイッチ36が作動(オン動作)状態であれば、入力されたキャリア信号Cを反転増幅して、最終段の増幅回路37Cに出力する。
- [0074] そして、最終段の増幅回路37Cは、次段の増幅回路37Bで増幅されたキャリア信号Cが入力されると共に、当該高周波電子スイッチ36が作動(オン動作)状態であれば、入力されたキャリア信号Cを反転増幅して、信号出力端子36eに出力する。
- [0075] ここで、複数の増幅回路37A、37B、37Cの各トランジスタTrの作動用電流(バイアス電流)は、当該高周波電子スイッチ36を作動(オン動作)状態とするために、各トランジスタTrに接続されている供給電流制御回路38の定電流回路I1、I2、I3によって供給される。
- [0076] これら定電流回路I1、I2、I3は、それぞれオンオフ動作可能なトランジスタ(Q)で構成されている(図2B参照)。
- [0077] そして、制御端子36cからバッファ38aを介して定電流回路I1、I2、I3の各トランジスタは、それらのベースに入力されるパルス信号Paがハイレベル(第1のレベル)の期間においてはオン(動作)状態となる。
- [0078] これにより、複数の増幅回路37A、37B、37Cは、それらの各トランジスタTrに作動用電流が供給されて増幅動作状態となされることにより、当該高周波電子スイッチ36が作動(オン動作)状態となって信号入力端子36aと信号出力端子36eとの間を高周波的に閉じて、複数の増幅回路37A、37B、37Cにより順次に増幅されたキャリア信

号Cを通過させる。

[0079] また、定電流回路I1、I2、I3の各トランジスタは、パルス信号Paがローレベル(第2のレベル)の期間においてはオフ(非動作)状態となる。

[0080] これにより、複数の増幅回路37A、37B、37Cは、それらの各トランジスタTrに対する作動電流の供給が停止されて非増幅動作状態となることにより、当該高周波電子スイッチ36が非作動(オフ動作)状態となって信号入力端子36aと信号出力端子36eとの間が高周波的に開いて、すなわち、アイソレーションされることにより、キャリア信号Cの通過が阻止される。

[0081] 従って、高周波電子スイッチ36が非作動(オフ動作)状態である期間では、キャリア信号Cのリークを効果的に抑圧することができる。

[0082] この場合、高周波電子スイッチ36は、作動電流の供給制御が可能なトランジスタTrによる複数の増幅回路37A、37B、37Cが、信号入力端子36aと信号出力端子36eとの間に複数段カスケード接続されて構成されているので、複数段分のアイソレーションを得ることができ、前述したRR電波発射禁止帯より高いUWBの周波数帯等においてもオフ時の高周波キャリア信号のリークを十分に抑制することができる。

[0083] すなわち、図2Aに示す高周波電子スイッチ36は、基本的には、被スイッチ用の高周波信号Cが入力される信号入力端子36aと、前記信号入力端子36aに複数段カスケード接続され、それぞれ前記被スイッチ用の高周波信号を順次に増幅するためのトランジスタTrによる複数の増幅回路37A、37B、37Cと、前記複数の増幅回路37A、37B、37Cの最終段の増幅回路37Cの出力部に接続され、前記順次に増幅される被スイッチ用の高周波信号Pbを出力する信号出力端子36eと、スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号Paが入力される制御端子36cと、前記制御端子36cに入力されるパルス信号Paが第1のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに作動電流を供給して前記複数の増幅回路37A、37B、37Cを増幅動作状態とし、前記パルス信号Paが第2のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに対する作動電流の供給を停止して前記複数の増幅回路37A、37B、37Cを非増幅動作状態とする供給電流制御回路38とを備え、前

記制御端子36cに入力されるパルス信号Paのレベルに応じて前記信号入力端子36aと信号出力端子36eとの間を高周波的に開閉することを特徴としている。

[0084] また、図2Aに示す高周波電子スイッチ36は、より好ましくは、前記供給電流制御回路38が、それぞれ、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに接続される複数の定電流回路I1、I2、I3を含み、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記複数の定電流回路I1、I2、I3を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路37A、37B、37Cを同時にまたはほぼ同時に増幅動作状態または非増幅動作状態とすることを特徴としている。

[0085] 図2Bは、図1の実施形態の要部の構成として高周波電子スイッチ36の回路構成の変形例を示すブロック図である。

[0086] 図2Bに示す高周波電子スイッチ36は、それぞれ、高周波のキャリア信号Cを増幅するためのトランジスタTrを有し、信号入力端子36aと信号出力端子36eとの間に複数段(ここでは3段)カスケード接続された複数の増幅回路37A、37B、37Cと、この複数の増幅回路37A、37B、37Cの各トランジスタTrが作動するために必要な電流を供給し、且つその電流供給を制御端子36cから入力されるパルス信号Paに基づいて制御する供給電流制御回路38' とにより構成されている。

[0087] この供給電流制御回路38' は、それぞれ、複数の増幅回路37A、37B、37Cの各トランジスタTrに接続されて、当該複数の増幅回路37A、37B、37Cの各トランジスタTrに作動用の電流(バイアス電流)を供給するそれぞれオンオフ動作可能なトランジスタQで構成されている複数の定電流回路I1、I2、I3と、制御端子36cに入力されるパルス信号Paに対して複数の増幅回路37A、37B、37Cにおいて前記順次に増幅される高周波キャリア信号の遅延に対応した遅延を与える複数の遅延回路D1、D2、D3とを含み、制御端子36cに入力されるパルス信号Paのレベルに応じて複数の定電流回路I1、I2、I3を高周波キャリア信号の遅延に対応させて時間的にずらして動作状態または非動作状態とする。

[0088] これにより、高周波電子スイッチ36は、複数の増幅回路37A、37B、37Cの各トランジスタTrを高周波キャリア信号の遅延に対応させて時間的にずらしてオンオフさせ

て、当該複数の増幅回路37A、37B、37Cを高周波キャリア信号の遅延に対応させて時間的にずらして増幅動作状態または非増幅動作状態とすることにより、キャリア信号Cを断続させている。

[0089] これにより、前述した図2Aの高周波電子スイッチ36のように制御端子36cに入力されるパルス信号のレベルに応じて前記複数の定電流回路I1、I2、I3を同時にまたはほぼ同時に動作状態または非動作状態とする場合において、信号出力端子36eから出力されるキャリア信号Cの立ち上がり及び立ち下がり部分で生じがちな波形歪みを効果的に抑圧することができる。

[0090] すなわち、図2Bに示す高周波電子スイッチ36は、基本的には、被スイッチ用の高周波信号Cが入力される信号入力端子36aと、前記信号入力端子36aに複数段カスケード接続され、それぞれ前記被スイッチ用の高周波信号を順次に増幅するためのトランジスタTrによる複数の増幅回路37A、37B、37Cと、前記複数の増幅回路37A、37B、37Cの最終段の増幅回路37Cの出力部に接続され、前記順次に増幅される被スイッチ用の高周波信号Pbを出力する信号出力端子36eと、スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号Paが入力される制御端子36cと、前記制御端子36cに入力されるパルス信号Paが第1のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに作動用電流を供給して前記複数の増幅回路37A、37B、37Cを増幅動作状態とし、前記パルス信号Paが第2のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに対する作動用電流の供給を停止して前記複数の増幅回路37A、37B、37Cを非増幅動作状態とする供給電流制御回路38' とを備え、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記信号入力端子36aと信号出力端子36eとの間を高周波的に開閉することを特徴としている。

[0091] また、図2Bに示す高周波電子スイッチ36は、より好ましくは、前記供給電流制御回路38' が、それぞれ、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに接続される複数の定電流回路I1、I2、I3と、前記制御端子36cに入力されるパルス信号Paに対して前記複数の増幅回路37A、37B、37Cにおいて前記順次に増幅される被スイッチ用の高周波信号Cの遅延に対応した遅延を与える複数の遅延回路D

1、D2、D3とを含み、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記複数の定電流回路I1、I2、I3を前記高周波信号Cの遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴としている。

[0092] 以上のように、図2A、Bに示す高周波電子スイッチ36は、パルス信号Paに基づいて作動電流の供給がオンオフ制御されるトランジスタによる複数の増幅回路37A、37B、37Cをカスケード接続した構成であるので、オフ状態におけるキャリア信号のリークを、複数の増幅回路37A、37B、37Cの段数分だけ効果的に抑圧することができる。

[0093] 図3Aは、高周波電子スイッチ36の複数の増幅回路37A、37B、37Cのより具体的な構成を示す図である。

[0094] この図3Aにおける高周波電子スイッチ36は、キャリア信号発生器35から出力される互いに位相が反転した正相及び逆相のキャリア信号C、C' を正相信号入力端子36a及び逆相信号入力端子36a' で受けると共に、当該高周波電子スイッチ36のオン動作時に、これらの正相及び逆相のキャリア信号C、C' をそれぞれ複数のトランジスタTr1、Tr2、Tr3、Tr4による差動型に構成されている複数の増幅回路37A、37B、37Cで順次に増幅して、正相及び逆相のバースト波Pb、Pb' を正相信号出力端子36b及び逆相信号出力端子36b' から出力するように構成されている。

[0095] この場合、高周波電子スイッチ36は、差動型に構成される複数の増幅回路37A、37B、37Cの最終段の増幅回路37Cの正相出力部及び逆相出力部すなわち正相信号出力端子36b及び逆相信号出力端子36b' との間に接続され、前記正相信号出力端子36b及び逆相信号出力端子36b' から出力される前記順次に増幅されて出力される正相及び逆相のバースト波Pb、Pb' を合成して信号出力端子36eから出力させる合成回路37Dを備えている。

[0096] この合成回路37Dとしては、バラン(balun)回路による集中定数回路あるいはマイクロストリップラインによる分布定数回路等を用いることができる。

[0097] これにより、図1の電力増幅器39には、高周波電子スイッチ36内で、差動型に構成される複数の増幅回路37A、37B、37Cの最終段の増幅回路37Cの正相出力部及び逆相出力部を介して正相信号出力端子36b及び逆相信号出力端子36b' から出

力される互いに位相が反転した正相及び逆相のバースト波Pb、Pb' が合成回路37Dによって差動合成されたバースト波Pb(すなわち、振幅が2倍に増加した成分)が信号出力端子36eから入力されることになる。

[0098] 従って、この場合、電力増幅器39には、振幅が2倍に増加したバースト波Pbが入力されるので、電力増幅器39の増幅度をその分だけ低減することができる。

[0099] 図3Aに示しているように、高周波電子スイッチ36内で、差動型に構成される複数の増幅回路37A、37B、37Cは、それぞれ、互いに位相が反転する入力信号をトランジスタTr1、Tr3によるエミッタフォロアで受けると共に、そのトランジスタTr1、Tr3によるエミッタフォロアからの出力を、差動接続された2つのトランジスタTr2、Tr4によりそれぞれ反転増幅(小振幅に対する増幅度は数dB)して出力するように構成されている。

[0100] なお、図3Aにおいて、参照符号Raは入力整合用抵抗(例えば、50Ω)、参照符号RLは負荷抵抗(例えば、50Ω)である。

[0101] また、参照符号Ckは、トランジスタTr2、Tr4の両エミッタ間を高周波的に接続するコンデンサであり、この実施形態の場合、信号周波数がGHz帯と高いので、1pFあるいはそれ以下の容量値のコンデンサが用いられる。

[0102] また、高周波電子スイッチ36により低周波成分も含めてオンオフする場合には、コンデンサCkの容量を大きくするか、あるいはコンデンサを用いずにトランジスタTr2、Tr4のエミッタ間を直結して、直流成分から増幅できるように構成してもよい。

[0103] この高周波電子スイッチ36は、正相信号入力端子36a及び逆相信号入力端子36a' から入力される正相及び逆相のキャリア信号C、C' を、差動型に構成される複数の増幅回路37A、37B、37Cの初段の増幅回路37Aで受けると共に、当該高周波電子スイッチ36が作動(オン動作)状態であれば入力された正相及び逆相のキャリア信号C、C' を初段の増幅回路37Aで反転増幅して次段の増幅回路37Bに出力する。

[0104] また、次段の増幅回路37Bは、初段の増幅回路37Aで増幅されたキャリア信号C、C' が入力されると共に、当該高周波電子スイッチ36が作動(オン動作)状態であれば入力された正相及び逆相のキャリア信号C、C' を反転増幅して最終段の増幅回

路37Cに出力する。

- [0105] そして、最終段の増幅回路37Cは、次段の増幅回路37Bで増幅されたキャリア信号C、C' が入力されると共に、当該高周波電子スイッチ36が作動(オン動作)状態であれば入力された正相及び逆相のキャリア信号C、C' を反転増幅して、正相信号出力端子36b及び逆相信号出力端子36b' に出力する。
- [0106] それぞれ差動型に構成される複数の増幅回路37A、37B、37Cの各トランジスタTr1、Tr2、Tr3、Tr4の作動用電流(バイアス電流)は、複数の増幅回路37A、37B、37C毎の各トランジスタTr1、Tr2、Tr3、Tr4に接続されている供給電流制御回路38の各定電流回路I1、I2、I3によって供給される。
- [0107] この場合、供給電流制御回路38の各定電流回路I1、I2、I3には、それぞれ、複数の増幅回路37A、37B、37C毎の各トランジスタTr1、Tr2、Tr3、Tr4と各負バイアス電源Veとの間に接続される4つの定電流回路I11、I12、I13、I14が備えられている。
- [0108] 図3Bは、図1の実施形態の要部の構成として高周波電子スイッチ36のより詳細な具体例を示す回路図である。
- [0109] なお、図3Bにおいて、前述した図3Aに示す高周波電子スイッチ36と同一の部分には同一の参照符号を付して、それらの説明を省略するものとする。
- [0110] 図3Bに示す高周波電子スイッチ36においては、それぞれ差動型に構成される複数の増幅回路37A、37B、37Cの各トランジスタTr1、Tr2、Tr3、Tr4に接続される各定電流回路I1、I2、I3に備えられている4つの定電流回路I11、I12、I13、I14のうち図示下部の2つの定電流回路I11、I12が、それぞれオンオフ動作可能なトランジスタTr11、Tr12、Tr13、Tr14で構成されている。
- [0111] また、図示上部の2つの定電流回路I13、I14が、それぞれオンオフ動作可能なトランジスタTr21、Tr22、Tr23、Tr24で構成されている。
- [0112] なお、図3Bにおいて、参照符号R11、R12は、トランジスタTr11、Tr12及びTr13、Tr14毎の共通エミッタバイアス抵抗である。
- [0113] また、図3Bにおいて、参照符号R13、R14は、トランジスタTr21、Tr22及びTr23、Tr24毎の共通エミッタバイアス抵抗である。

- [0114] また、参照符号D11、D12は、それぞれ、トランジスタTr11、Tr14及びTr21、Tr24の各コレクタに共通に接続されるダイオードである。
- [0115] そして、制御端子36cからバッファ38aを介して定電流回路I11、I12、I13、I14の各トランジスタTr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24のベースに入力されるパルス信号Paがハイレベル(第1のレベル)の期間においては当該高周波電子スイッチ36がオン(動作)状態となって、作動用電流を供給してそれらをオンさせる。
- [0116] これにより、正相信号入力端子36a及び逆相信号入力端子36a' と正相信号出力端子36b及び逆相信号出力端子36b' との間が高周波的に閉じられて、複数の増幅回路37A、37B、37Cにより順次に増幅された正相及び逆相のキャリア信号C、C' を通過させる。
- [0117] なお、正相信号出力端子36b及び逆相信号出力端子36b' を通過した正相及び逆相のキャリア信号C、C' は、前述したように合成回路37Dによって差動合成されたバースト波Pb(すなわち、振幅が2倍に増加した成分)として信号出力端子36eから出力される。
- [0118] また、制御端子36cからバッファ38aを介して定電流回路I11、I12、I13、I14の各トランジスタTr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24のベースに入力されるパルス信号Paがローレベル(第2のレベル)の期間においては当該高周波電子スイッチ36がオフ(非動作)状態となって、それぞれ差動型に構成される複数の増幅回路37A、37B、37Cの各トランジスタTr1、Tr2、Tr3、Tr4に対する作動用電流の供給が停止されてそれらをオフさせる。
- [0119] これにより、複数の増幅回路37A、37B、37Cが非増幅動作状態となって、正相信号入力端子36a及び逆相信号入力端子36a' と正相信号出力端子36b及び逆相信号出力端子36b' との間が高周波的に開かれることになる。
- [0120] 以上により、図3A、Bに示す高周波電子スイッチ36においては、当該高周波電子スイッチ36がオフ(非動作)状態にあるときには、正相信号入力端子36a及び逆相信号入力端子36a' と正相信号出力端子36b及び逆相信号出力端子36b' との間が高周波的に開かれて、すなわち、アイソレーションされることにより、正相及び逆相の

キャリア信号C、C' の通過が阻止される。

- [0121] 従って、高周波電子スイッチ36が非作動(オフ動作)状態である期間では、正相及び逆相のキャリア信号C、C' のリークを効果的に抑圧することができる。
- [0122] この場合、高周波電子スイッチ36は、作動電流の供給制御が可能なトランジスタTrによる複数の増幅回路37A、37B、37Cが、正相信号入力端子36a及び逆相信号入力端子36a' と正相信号出力端子36b及び逆相信号出力端子36b' との間にカスケード接続されて構成されているので、複数段分のアイソレーションを得ることができ、前述したRR電波発射禁止帯より高いUWBの周波数帯等においてもオフ時の高周波キャリア信号のリークを十分に抑制することができる。
- [0123] このように、図3A、Bに示す高周波電子スイッチ36は、パルス信号Paに基づいて作動電流の供給がオンオフ制御されるトランジスタによるそれぞれ差動型に構成される複数の増幅回路をカスケード接続した構成であるので、オフ状態におけるキャリア信号のリークを、複数の増幅回路の段数分だけ効果的に抑圧することができる。
- [0124] 図3A、Bに示す高周波電子スイッチ36においても、図示破線で示すように、図2Bに示す高周波電子スイッチ36と同様の目的で、制御端子36cに入力されるパルス信号Paに対して複数の増幅回路37A、37B、37Cにおいて順次に増幅される正相及び逆相のキャリア信号C、C' の遅延に対応した遅延を与える複数の遅延回路D1、D2、D3を備えるように構成することにより、制御端子36cに入力されるパルス信号Paのレベルに応じて複数の定電流回路I1、I2、I3をキャリア信号C、C' の遅延に対応させて時間的にずらして動作状態または非動作状態とさせるようにすることができる。
- [0125] すなわち、図3A、Bに示す高周波電子スイッチ36は、基本的には、被スイッチ用の正相及び逆相の高周波キャリア信号C、C' が入力される正相信号入力端子36a及び逆相信号入力端子36a' と、前記正相信号入力端子36a及び前記逆相信号入力端子36a' に複数段カスケード接続され、それぞれ前記被スイッチ用の正相及び逆相の高周波キャリア信号C、C' を順次に増幅するためのトランジスタTrによる差動構成の複数の増幅回路37A、37B、37Cと、前記差動構成の複数の増幅回路37A、37B、37Cの最終段の増幅回路37Cの差動出力部に接続され、前記順次に増幅される被スイッチ用の正相及び逆相の高周波キャリア信号C、C' を出力する正相信

号出力端子36b及び逆相信号出力端子36b' と、スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号が入力される制御端子36cと、前記制御端子36cに入力されるパルス信号が第1のレベルの期間にあるとき、前記差動構成の複数の増幅回路37A、37B、37Cの各トランジスタTrに作動用電流を供給して前記差動構成の複数の増幅回路37A、37B、37Cを増幅動作状態とし、前記パルス信号が第2のレベルの期間にあるとき、前記差動構成の複数の増幅回路37A、37B、37Cの各トランジスタTrに対する作動用電流の供給を停止して前記差動構成の複数の増幅回路37A、37B、37Cを非増幅動作状態とする供給電流制御回路38とを備え、前記制御端子36cに入力されるパルス信号のレベルに応じて前記正相信号入力端子36a及び逆相信号入力端子36a' と正相信号出力端子36b及び逆相信号出力端子36b' との間を高周波的に開閉することを特徴としている。

[0126] 従って、図3A、Bに示す高周波電子スイッチ36は、より好ましい構成として、前記信号入力端子36aとして備えられ、前記高周波キャリア信号Cとして正相及び逆相の高周波信号C、C' の少なくとも一方が入力される正相信号入力端子36a及び逆相信号入力端子36a' と、前記信号出力端子36eとして備えられ、前記正相及び逆相の高周波キャリア信号C、C' の少なくとも一方が出力される正相信号出力端子36b及び逆相信号出力端子36b' とを有し、前記正相信号入力端子36a及び逆相信号入力端子36a' と前記正相信号出力端子36b及び逆相信号出力端子36b' との間に複数段カスケード接続される前記複数の増幅回路37A、37B、37Cをそれぞれ複数のトランジスタTr1、Tr2、Tr3、Tr4による差動型に構成したことを特徴としている。

[0127] また、図3Bに示す高周波電子スイッチ36は、より好ましくは、前記複数の定電流回路I1、I2、I3がそれぞれトランジスタTr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24による複数の定電流回路I11、I12、I13、I14で構成され、前記複数の定電流回路I11、I12、I13、I14の各トランジスタTr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24のベースに前記制御端子36cに入力されるパルス信号Paが供給されるように構成したことを特徴としている。

[0128] また、図3A、Bに示す高周波電子スイッチ36においては、より好ましくは、前記正

相信号出力端子36b及び前記逆相信号出力端子36b' の間に接続され、前記正相信号入力端子36a及び前記逆相信号入力端子36a' にそれぞれ前記高周波キャリア信号Cとして正相及び逆相の高周波キャリア信号C、C' が入力されたとき、前記差動型に構成される複数の増幅回路37A、37B、37Cで順次に増幅されて前記正相信号出力端子36b及び前記逆相信号出力端子36b' から出力される前記高周波キャリア信号Cとして正相及び逆相の高周波キャリア信号C、C' を合成して出力する合成回路37Dさらにを備えていることを特徴としている。

[0129] また、図3A、Bに示す高周波電子スイッチ36は、より好ましくは、前記供給電流制御回路38が、それぞれ、前記差動型に構成される複数の増幅回路37A、37B、37Cの各トランジスタTr1、Tr2、Tr3、Tr4に接続される複数の定電流回路I11、I12、I13、I14を含み、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記複数の定電流回路I11、I12、I13、I14を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記差動型に構成される複数の増幅回路37A、37B、37Cを同時にまたはほぼ同時に増幅動作状態または非増幅動作状態とすることであることを特徴としている。

[0130] また、図3A、Bに示す高周波電子スイッチ36は、より好ましくは、前記供給電流制御回路38' が、それぞれ、前記差動型に構成される複数の増幅回路37A、37B、37Cの各トランジスタTr1、Tr2、Tr3、Tr4に接続される複数の定電流回路I11、I12、I13、I14と、前記制御端子36cに入力されるパルス信号Paに対して前記差動型に構成される複数の増幅回路37A、37B、37Cにおいて前記順次に増幅される正相及び逆相の高周波キャリア信号C、C' の遅延に対応した遅延を与える複数の遅延回路D1、D2、D3とを含み、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記複数の定電流回路I11、I12、I13、I14を前記正相及び逆相の高周波キャリア信号C、C' の遅延に対応させて時間的にずらして動作状態または非動作状態とすることであることを特徴としている。

[0131] 図4、図5は、上記図3A、Bに示すように構成される高周波電子スイッチ36のオンオフ時の利得の周波数特性のシミュレーション結果である。

[0132] 図4の特性は、図3A、Bに示すように構成される高周波電子スイッチ36の信号入

力端子36a、36a' に対して、互いに位相が反転したキャリア信号C、C' を差動入力したときの特性であり、26GHzで、110dB以上のオンオフ比が得られている。

[0133] また、図5の特性は、一方のキャリア信号Cをシングル入力したときの特性であり、26GHzで、約100dBのオンオフ比が得られている。

[0134] このような大きなオンオフ比は、各増幅回路37A、37B、37Cが差動型に構成されているために、オフ時のリーク成分に対するキャンセル効果によってもたらされるものと考えられる。

[0135] ただし、上記特性は理論上のものであり、実際に回路を実装した場合のオンオフ比は上記結果より悪化するが、その悪化分を経験的に30dBと見積もっても、80dB以上のオンオフ比が期待でき、26GHz帯におけるキャリア漏れを十分に抑圧することができる。

[0136] また、上記高周波電子スイッチ36の回路構成では従来の高周波電子スイッチのようにコイルを用いなくて済むので、UWBのレーダシステムに用いる幅の狭い、例えば、幅が1ns以下のパルスPaに応答可能な高速性を有している。

[0137] そして、図1に示しているように、上記高周波電子スイッチ36から出力されるバースト波Pbは、電力増幅器39により増幅されて送信アンテナ32に供給される。

[0138] このため、送信アンテナ32からは前記した短パルス波Ptが探査対象の空間1に放射される。

[0139] 一方、受信部40は、空間1の物体1aからの反射波Prを、受信アンテナ41を介して受信し、その受信信号RをLNA(低雑音増幅器)42により増幅し、その出力信号R'を検波回路43によって検波する。

[0140] 検波回路43の出力信号Hは、アナログ／デジタル(A/D)変換器45によってデジタル値に変換され、信号処理部50に入力される。

[0141] 信号処理部50は、受信部40で得られた信号Hに基づいて、空間1に存在する物体1aについての解析を行い、その解析結果を図示しない出力機器(例えば、表示器、音声発生器)によって報知し、また制御に必要な情報を制御部60に通知する。

[0142] 制御部60は、この短パルスレーダ30について予め決められたスケジュールにしたがって、あるいは、信号処理部50の処理結果に応じて、送信部31及び受信部40に

対して探査に必要な所定の各種制御を行う。

[0143] このように送信部31のバースト波発生装置34は、キャリア漏れが極めて少ない高周波電子スイッチ36によってキャリア信号Cを断続してバースト波Pbを発生するように構成されている。

[0144] 従って、UWBの使用に際して規定されている電力密度の制限は、レーダシステムにおける送信波としてのバースト波Pbの発振時に出力される短パルス波の瞬時パワーについてのみ考慮すればよく、規定されている電力を最大限有効に使用できる。

[0145] すなわち、以上のように図1、図2A、B及び図3A、Bに示されるバースト波発生装置は、高周波キャリア信号Cを連続的に出力するキャリア信号発生器35と、前記キャリア信号発生器35から出力される前記高周波キャリア信号Cをバースト状に出力または出力停止状態とする高周波電子スイッチ36とを備え、前記高周波電子スイッチ36は、前記高周波キャリア信号Cを受ける信号入力端子36aと、前記信号入力端子36aに複数段カスケード接続され、それぞれ前記高周波キャリア信号Cを順次に増幅するためのトランジスタTrによる複数の増幅回路37A、37B、37Cと、前記複数の増幅回路37A、37B、37Cの最終段の増幅回路37Cの出力部に接続され、前記順次に増幅される高周波キャリア信号Cを出力する信号出力端子36eと、スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号Paが入力される制御端子36cと、前記制御端子36cに入力されるパルス信号Pbが第1のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに作動用電流を供給して前記複数の増幅回路37A、37B、37Cを増幅動作状態とし、前記パルス信号Paが第2のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに対する作動用電流の供給を停止して前記複数の増幅回路37A、37B、37Cを非増幅動作状態とする供給電流制御回路38とを備え、前記高周波電子スイッチ36により、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記信号入力端子36aと信号出力端子36eとの間を高周波的に開閉して、前記高周波キャリア信号Cをバースト状に出力または出力停止状態とすることを特徴としている。

[0146] また、以上のように図1、図2A、B及び図3A、Bに示される短パルスレーダは、送信

トリガ信号Gを受ける毎に、所定幅の短パルス波Ptを空間1へ放射するために、高周波キャリア信号Cを連続的に出力するキャリア信号発生器35及び該キャリア信号発生器35から出力される前記高周波キャリア信号Cをバースト状に出力または出力停止状態とする高周波電子スイッチ36とを含むバースト波発生装置34を有する送信部31と、前記短パルス波Ptの反射波Prに対する受信検波処理を行う受信部40と、前記受信部40からの出力に基づいて、前記空間1に存在する物体1aの解析処理を行う信号処理部50と、前記信号処理部50からの解析結果に基づいて、前記送信部31及び前記受信部40の少なくとも一方に対して所定の制御を行う制御部60とを具備し、前記バースト波発生装置34の高周波電子スイッチ36は、前記高周波キャリア信号Cを受ける信号入力端子36aと、前記信号入力端子36aに複数段カスケード接続され、それぞれ前記高周波キャリア信号Cを順次に増幅するためのトランジスタTrによる複数の増幅回路37A、37B、37Cと、前記複数の増幅回路37A、37B、37Cの最終段の増幅回路37Cの出力部に接続され、前記順次に増幅される高周波キャリア信号Cを出力する信号出力端子36eと、スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号Paが入力される制御端子36cと、前記制御端子36cに入力されるパルス信号が第1のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに作動用電流を供給して前記複数の増幅回路37A、37B、37Cを増幅動作状態とし、前記パルス信号Paが第2のレベルの期間にあるとき、前記複数の増幅回路37A、37B、37Cの各トランジスタTrに対する作動用電流の供給を停止して前記複数の増幅回路37A、37B、37Cを非増幅動作状態とする供給電流制御回路38とを備え、前記高周波電子スイッチ36により、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記信号入力端子36aと信号出力端子36eとの間を高周波的に開閉して、前記高周波キャリア信号Cをバースト状に出力または出力停止状態とすることを特徴としている。

- [0147] また、以上のように図1、図2A、B及び図3A、Bに示されるバースト波発生装置及び短パルスレーダは、より好ましくは、前記高周波電子スイッチ36の前記信号入力端子36aとして備えられ、前記高周波キャリア信号Cとして正相及び逆相の高周波キャリア信号C、C'の少なくとも一方が入力される正相信号入力端子36a及び逆相信号

入力端子36a' と、前記高周波電子スイッチ36の前記信号出力端子36eとして備えられ、前記正相及び逆相の高周波キャリア信号C、C' の少なくとも一方が出力される正相信号出力端子36b及び逆相信号出力端子36b' とを有し、前記正相信号入力端子36a及び前記逆相信号入力端子36a' と前記正相信号出力端子36b及び前記逆相信号出力端子36b' との間に複数段カスケード接続される前記複数の増幅回路37A、37B、37Cをそれぞれ複数のトランジスタTr1、Tr2、Tr3、Tr4による差動型に構成したことを特徴としている。

[0148] また、以上のように図1、図2A、B及び図3A、Bに示されるバースト波発生装置及び短パルスレーダは、より好ましくは、前記高周波電子スイッチ36の前記供給電流制御回路38は、それぞれ、前記複数の増幅回路37A、37B、37Cの各トランジスタに接続される複数の定電流回路I1、I2、I3を含み、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記複数の定電流回路I1、I2、I3を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路37A、37B、37Cを同時にまたはほぼ同時に増幅動作状態または非増幅動作状態とすることを特徴としている。

[0149] また、以上のように図1、図2A、B及び図3A、Bに示されるバースト波発生装置及び短パルスレーダは、より好ましくは、前記複数の定電流回路I1、I2、I3がそれぞれトランジスタQ、Tr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24による複数の定電流回路I1、I2、I3、I11、I12、I13、I14で構成され、前記複数の定電流回路I1、I2、I3、I11、I12、I13、I14の各トランジスタQ、Tr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24のベースに前記制御端子36cに入力されるパルス信号Paが供給されるように構成したことを特徴としている。

[0150] また、以上のように図1、図2A、B及び図3A、Bに示されるバースト波発生装置及び短パルスレーダは、より好ましくは、前記高周波電子スイッチ36の前記供給電流制御回路38' は、それぞれ、前記複数の増幅回路37A、37B、37Cの各トランジスタTr、Tr1、Tr2、Tr3、Tr4に接続される複数の定電流回路I1、I2、I3、I11、I12、I13、I14と、前記制御端子36cに入力されるパルス信号Paに対して前記複数の増幅回路37A、37B、37Cにおいて前記順次に増幅される正相及び逆相の高周波キャリア

ア信号C、C' の遅延に対応した遅延を与える複数の遅延回路D1、D2とを含み、前記制御端子36cに入力されるパルス信号Paのレベルに応じて前記複数の定電流回路I1、I2、I3、I11、I12、I13、I14を前記正相及び逆相の高周波キャリア信号C、C' の遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴としている。

[0151] また、以上のように図1、図2A、B及び図3A、Bに示されるバースト波発生装置及び短パルスレーダは、より好ましくは、前記複数の定電流回路I1、I2、I3がそれぞれトランジスタQ、Tr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24による複数の定電流回路I1、I2、I3I11、I12、I13、I14で構成され、前記複数の定電流回路I1、I2、I3、I11、I12、I13、I14の各トランジスタQ、Tr11、Tr12、Tr13、Tr14及びTr21、Tr22、Tr23、Tr24のベースに前記制御端子36cに入力されるパルス信号Paが供給されるように構成したことを特徴としている。

[0152] また、以上のように図1、図2A、B及び図3A、Bに示されるバースト波発生装置及び短パルスレーダは、より好ましくは、前記正相信号出力端子36b及び前記逆相信号出力端子36b' の間に接続され、前記正相信号入力端子36a及び前記逆相信号入力端子36a' にそれぞれ前記被スイッチ用の高周波信号Cとして正相及び逆相の高周波キャリア信号C、C' が入力されたとき、前記差動型に構成される複数の増幅回路37A、37B、37Cで順次に増幅されて前記正相信号出力端子36b及び前記逆相信号出力端子36b' から出力される前記高周波キャリア信号Cとして正相及び逆相の高周波キャリア信号C、C' を合成して出力する合成回路37Dを備えていることを特徴としている。

産業上の利用可能性

[0153] なお、上記実施形態は、本発明をUWBの短パルスレーダに用いた例であるが、本発明の高周波電子スイッチ及びバースト波発生装置は、UWBの短パルスレーダだけでなく、UWB以外の周波数帯で、高周波信号の断続やバースト波を発生する装置にも適用することが可能である。

請求の範囲

- [1] 被スイッチ用の高周波信号が入力される信号入力端子と、
前記信号入力端子に複数段カスケード接続され、それぞれ前記被スイッチ用の高周波信号を順次に増幅するためのトランジスタによる複数の増幅回路と、
前記複数の増幅回路の最終段の増幅回路の出力部に接続され、前記順次に増幅される被スイッチ用の高周波信号を出力する信号出力端子と、
スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号が入力される制御端子と、
前記制御端子に入力されるパルス信号が第1のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに作動用電流を供給して前記複数の増幅回路を増幅動作状態とし、前記パルス信号が第2のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに対する作動用電流の供給を停止して前記複数の増幅回路を非増幅動作状態とする供給電流制御回路とを備え、
前記制御端子に入力されるパルス信号のレベルに応じて前記信号入力端子と前記信号出力端子との間を高周波的に開閉する高周波電子スイッチ。
- [2] 前記信号入力端子として備えられ、前記被スイッチ用の高周波信号として正相及び逆相の高周波信号の少なくとも一方が入力される正相信号入力端子及び逆相信号入力端子と、
前記信号出力端子として備えられ、前記正相及び逆相の高周波信号の少なくとも一方が出力される正相信号出力端子及び逆相信号出力端子とを有し、
前記正相信号入力端子及び前記逆相信号入力端子と前記正相信号出力端子及び前記逆相信号出力端子との間に複数段カスケード接続される前記複数の増幅回路をそれぞれ複数のトランジスタによる差動型に構成したことを特徴とする請求項1に記載の高周波電子スイッチ。
- [3] 前記供給電流制御回路は、それぞれ、前記複数の増幅回路の各トランジスタに接続される複数の定電流回路を含み、前記制御端子に入力されるパルス信号のレベルに応じて前記複数の定電流回路を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路を同時にまたはほぼ同時に増幅動作

状態または非増幅動作状態とすることを特徴とする請求項1または2に記載の高周波電子スイッチ。

- [4] 前記供給電流制御回路の前記複数の定電流回路がそれぞれトランジスタによる複数の定電流回路で構成され、前記複数の定電流回路の各トランジスタのベースに前記制御端子に入力されるパルス信号が供給されるように構成したことを特徴とする請求項3に記載の高周波電子スイッチ。
- [5] 前記供給電流制御回路は、それぞれ、前記複数の増幅回路の各トランジスタに接続される複数の定電流回路と、前記制御端子に入力されるパルス信号に対して前記複数の増幅回路において前記順次に増幅される被スイッチ用の高周波信号の遅延に対応した遅延を与える複数の遅延回路とを含み、前記制御端子に入力されるパルス信号のレベルに応じて前記複数の定電流回路を前記高周波信号の遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴とする請求項1または2に記載の高周波電子スイッチ。
- [6] 前記供給電流制御回路の前記複数の定電流回路がそれぞれトランジスタによる複数の定電流回路で構成され、前記複数の定電流回路の各トランジスタのベースに前記制御端子に入力されるパルス信号が供給されるように構成したことを特徴とする請求項5に記載の高周波電子スイッチ。
- [7] 前記正相信号出力端子及び前記逆相信号出力端子の間に接続され、前記正相信号入力端子及び前記逆相信号入力端子にそれぞれ前記被スイッチ用の高周波信号として正相及び逆相の高周波信号が入力されたとき、前記差動型に構成される複数の増幅回路で順次に増幅されて前記正相信号出力端子及び前記逆相信号出力端子から出力される前記被スイッチ用の高周波信号としての正相及び逆相の高周波信号を合成して出力する合成回路をさらに備えていることを特徴とする請求項2に記載の高周波電子スイッチ。
- [8] 高周波キャリア信号を連続的に出力するキャリア信号発生器と、
前記キャリア信号発生器から出力される前記高周波キャリア信号をバースト状に出力または出力停止状態とする高周波電子スイッチとを備え、
前記高周波電子スイッチは、

前記高周波キャリア信号を受ける信号入力端子と、
前記信号入力端子に複数段カスケード接続され、それぞれ前記高周波キャリア信号を順次に増幅するためのトランジスタによる複数の増幅回路と、
前記複数の増幅回路の最終段の増幅回路の出力部に接続され、前記順次に増幅される高周波キャリア信号を出力する信号出力端子と、
スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号が入力される制御端子と、
前記制御端子に入力されるパルス信号が第1のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに作動用電流を供給して前記複数の増幅回路を増幅動作状態とし、前記パルス信号が第2のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに対する作動用電流の供給を停止して前記複数の増幅回路を非増幅動作状態とする供給電流制御回路とを備え、
前記高周波電子スイッチにより、前記制御端子に入力されるパルス信号のレベルに応じて前記信号入力端子と前記信号出力端子との間を高周波的に開閉して、前記高周波キャリア信号をバースト状に出力または出力停止状態とするバースト波発生装置。

- [9] 前記高周波電子スイッチの前記信号入力端子として備えられ、前記高周波キャリア信号として正相及び逆相の高周波キャリア信号の少なくとも一方が入力される正相信号入力端子及び逆相信号入力端子と、
前記高周波電子スイッチの前記信号出力端子として備えられ、前記正相及び逆相の高周波キャリア信号の少なくとも一方が出力される正相信号出力端子及び逆相信号出力端子とを有し、
前記正相信号入力端子及び前記逆相信号入力端子と前記正相信号出力端子及び前記逆相信号出力端子との間に複数段カスケード接続される前記複数の増幅回路をそれぞれ複数のトランジスタによる差動型に構成したことを特徴とする請求項8に記載のバースト波発生装置。
- [10] 前記高周波電子スイッチの前記供給電流制御回路は、それぞれ、前記複数の増幅回路の各トランジスタに接続される複数の定電流回路を含み、前記制御端子に入

力されるパルス信号のレベルに応じて前記複数の定電流回路を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路を同時にまたはほぼ同時に増幅動作状態または前記非増幅動作状態とすることを特徴とする請求項8または9に記載のバースト波発生装置。

[11] 前記高周波電子スイッチは、前記供給電流制御回路の前記複数の定電流回路がそれぞれトランジスタによる複数の定電流回路で構成され、前記複数の定電流回路の各トランジスタのベースに前記制御端子に入力されるパルス信号が供給されるように構成したことを特徴とする請求項10に記載のバースト波発生装置。

[12] 前記高周波電子スイッチの前記供給電流制御回路は、それぞれ、前記複数の増幅回路の各トランジスタに接続される複数の定電流回路と、前記制御端子に入力されるパルス信号に対して前記複数の増幅回路において前記順次に増幅される高周波キャリア信号の遅延に対応した遅延を与える複数の遅延回路とを含み、前記制御端子に入力されるパルス信号のレベルに応じて前記複数の定電流回路を前記高周波キャリア信号の遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴とする請求項8または9に記載のバースト波発生装置。

[13] 前記高周波電子スイッチは、前記供給電流制御回路の前記複数の定電流回路がそれぞれトランジスタによる複数の定電流回路で構成され、前記複数の定電流回路の各トランジスタのベースに前記制御端子に入力されるパルス信号が供給されるように構成したことを特徴とする請求項12に記載のバースト波発生装置。

[14] 前記高周波電子スイッチは、前記正相信号出力端子及び前記逆相信号出力端子の間に接続され、前記正相信号入力端子及び前記逆相信号入力端子にそれぞれ前記高周波キャリア信号として正相及び逆相の高周波キャリア信号が入力されたとき、前記差動型に構成される複数の増幅回路で順次に増幅されて前記正相信号出力端子及び前記逆相信号出力端子から出力される前記高周波キャリア信号としての正相及び逆相の高周波キャリア信号を合成して出力する合成回路をさらに備えていることを特徴とする請求項9に記載のバースト波発生装置。

[15] 送信トリガ信号を受ける毎に、所定幅の短パルス波を空間へ放射するために、高周波キャリア信号を連続的に出力するキャリア信号発生器及び該キャリア信号発生器

から出力される前記高周波キャリア信号をバースト状に出力または出力停止状態とする高周波電子スイッチとを含むバースト波発生装置を有する送信部と、

前記短パルス波の反射波に対する受信検波処理を行う受信部と、

前記受信部からの出力に基づいて、前記空間に存在する物体の解析処理を行う信号処理部と、

前記信号処理部からの解析結果に基づいて、前記送信部及び前記受信部の少なくとも一方に対して所定の制御を行う制御部とを具備し、

前記バースト波発生装置の高周波電子スイッチは、

前記高周波キャリア信号を受ける信号入力端子と、

前記信号入力端子に複数段カスケード接続され、それぞれ前記高周波キャリア信号を順次に増幅するためのトランジスタによる複数の増幅回路と、

前記複数の増幅回路の最終段の増幅回路の出力部に接続され、前記順次に増幅される高周波キャリア信号を出力する信号出力端子と、

スイッチング信号としての第1のレベルの期間及び第2のレベルの期間を有するパルス信号が入力される制御端子と、

前記制御端子に入力されるパルス信号が第1のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに作動用電流を供給して前記複数の増幅回路を増幅動作状態とし、前記パルス信号が第2のレベルの期間にあるとき、前記複数の増幅回路の各トランジスタに対する作動用電流の供給を停止して前記複数の増幅回路を非増幅動作状態とする供給電流制御回路とを備え、

前記高周波電子スイッチにより、前記制御端子に入力されるパルス信号のレベルに応じて前記信号入力端子と前記信号出力端子との間を高周波的に開閉して、前記高周波キャリア信号をバースト状に出力または出力停止状態とする短パルスレーダ。

- [16] 前記高周波電子スイッチの前記信号入力端子として備えられ、前記高周波キャリア信号として正相及び逆相の高周波キャリア信号の少なくとも一方が入力される正相信号入力端子及び逆相信号入力端子と、

前記高周波電子スイッチの前記信号出力端子として備えられ、前記正相及び逆相

の高周波キャリア信号の少なくとも一方が出力される正相信号出力端子及び逆相信号出力端子とを有し、

前記正相信号入力端子及び前記逆相信号入力端子と前記正相信号出力端子及び前記逆相信号出力端子との間に複数段カスケード接続される前記複数の増幅回路をそれぞれ複数のトランジスタによる差動型に構成したことを特徴とする請求項15に記載の短パルスレーダ。

[17] 前記高周波電子スイッチの前記供給電流制御回路は、それぞれ、前記複数の増幅回路の各トランジスタに接続される複数の定電流回路を含み、前記制御端子に入力されるパルス信号のレベルに応じて前記複数の定電流回路を同時にまたはほぼ同時に動作状態または非動作状態とすることにより、前記複数の増幅回路を同時にまたはほぼ同時に増幅動作状態または非増幅動作状態とすることを特徴とする請求項15または16に記載の短パルスレーダ。

[18] 前記高周波電子スイッチは、前記供給電流制御回路の前記複数の定電流回路がそれぞれトランジスタによる複数の定電流回路で構成され、前記複数の定電流回路の各トランジスタのベースに前記制御端子に入力されるパルス信号が供給されるように構成したことを特徴とする請求項17に記載の短パルスレーダ。

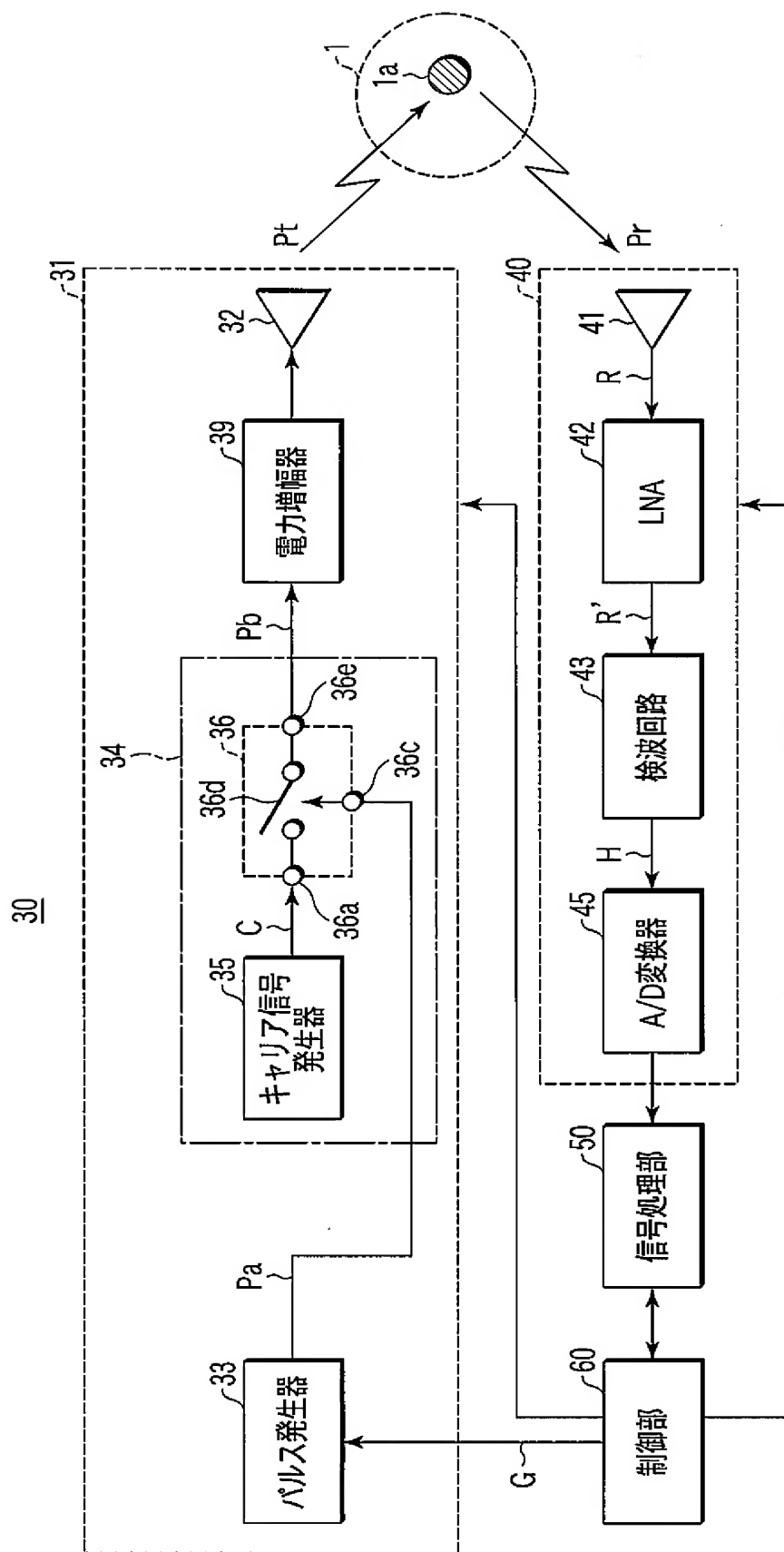
[19] 前記高周波電子スイッチの前記供給電流制御回路は、それぞれ、前記複数の増幅回路の各トランジスタに接続される複数の定電流回路と、前記制御端子に入力されるパルス信号に対して前記複数の増幅回路において前記順次に増幅される高周波キャリア信号の遅延に対応した遅延を与える複数の遅延回路とを含み、前記制御端子に入力されるパルス信号のレベルに応じて前記複数の定電流回路を前記高周波キャリア信号の遅延に対応させて時間的にずらして動作状態または非動作状態とすることを特徴とする請求項15または16に記載の短パルスレーダ。

[20] 前記高周波電子スイッチは、前記供給電流制御回路の前記複数の定電流回路がそれぞれトランジスタによる複数の定電流回路で構成され、前記複数の定電流回路の各トランジスタのベースに前記制御端子に入力されるパルス信号が供給されるように構成したことを特徴とする請求項19に記載の短パルスレーダ。

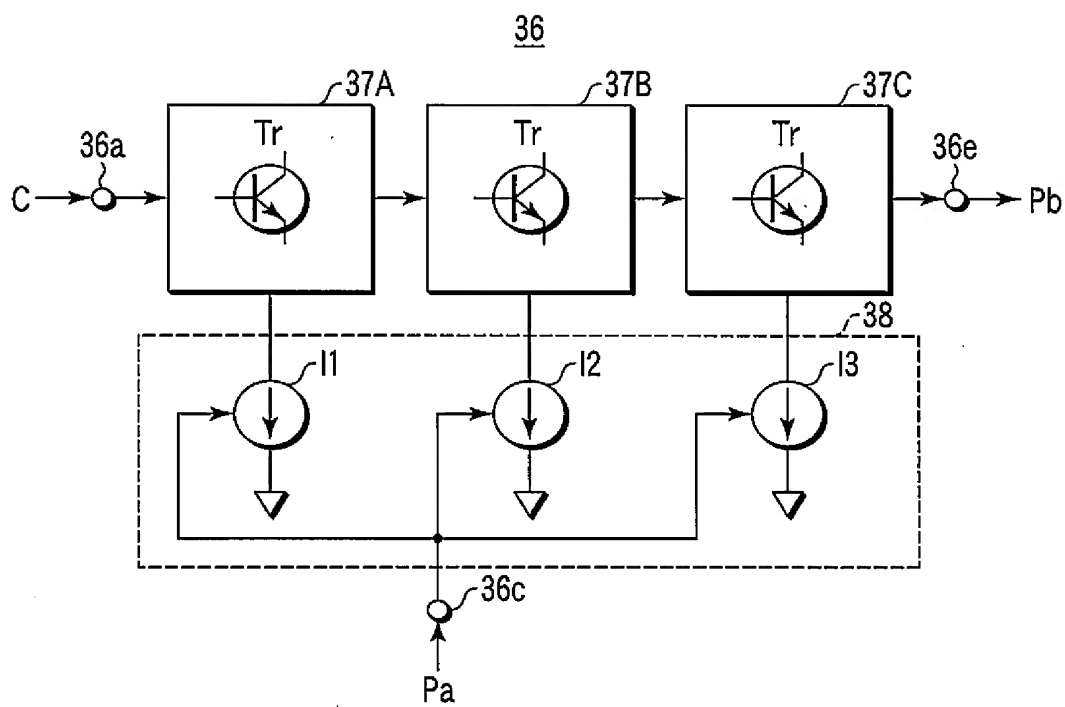
[21] 前記高周波電子スイッチは、前記正相信号出力端子及び前記逆相信号出力端子

の間に接続され、前記正相信号入力端子及び前記逆相信号入力端子にそれぞれ前記高周波キャリア信号として正相及び逆相の高周波キャリア信号が入力されたとき、前記差動型に構成される複数の増幅回路で順次に増幅されて前記正相信号出力端子及び前記逆相信号出力端子から出力される前記高周波キャリア信号としての正相及び逆相の高周波キャリア信号を合成して出力する合成回路をさらに備えていることを特徴とする請求項16に記載の短パルスレーダ。

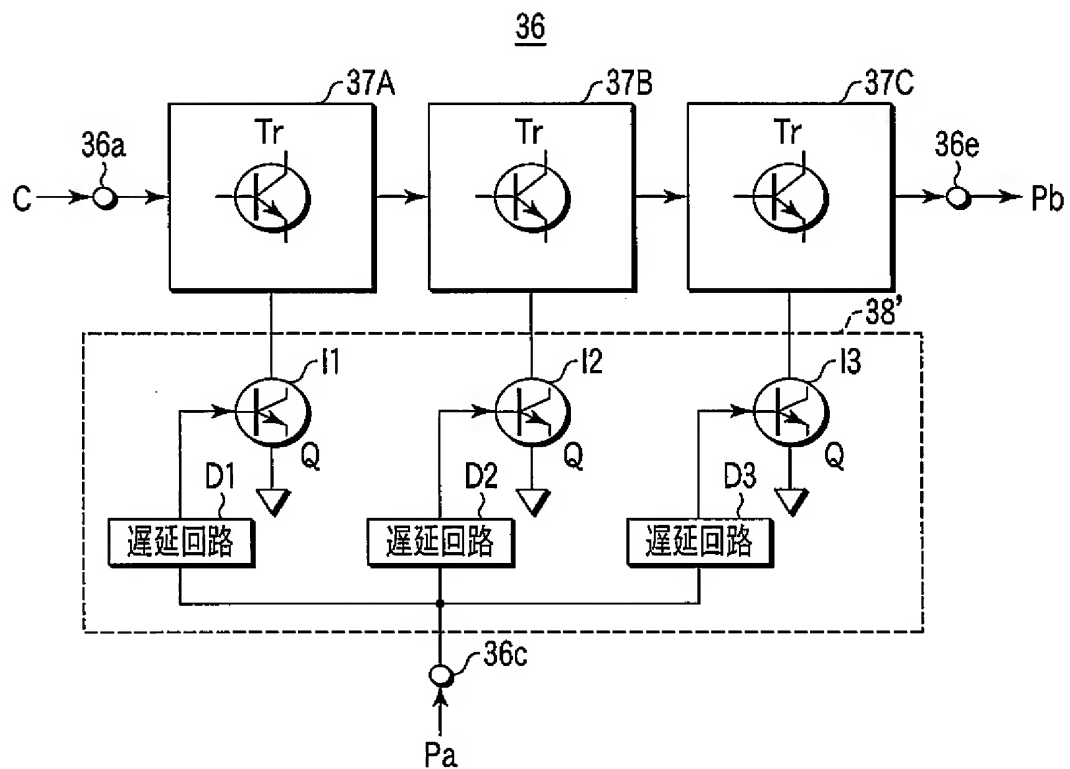
図1



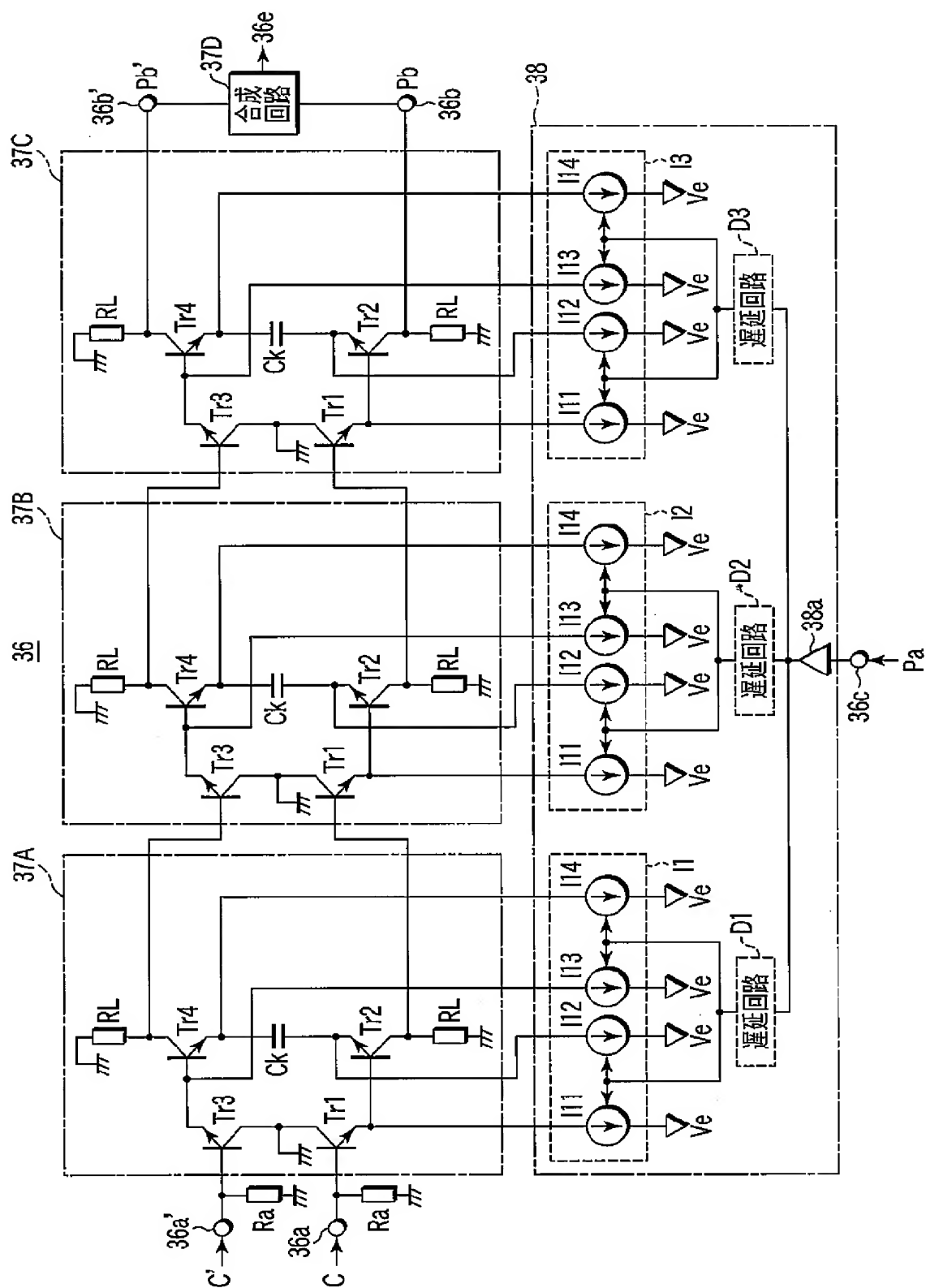
[図2A]



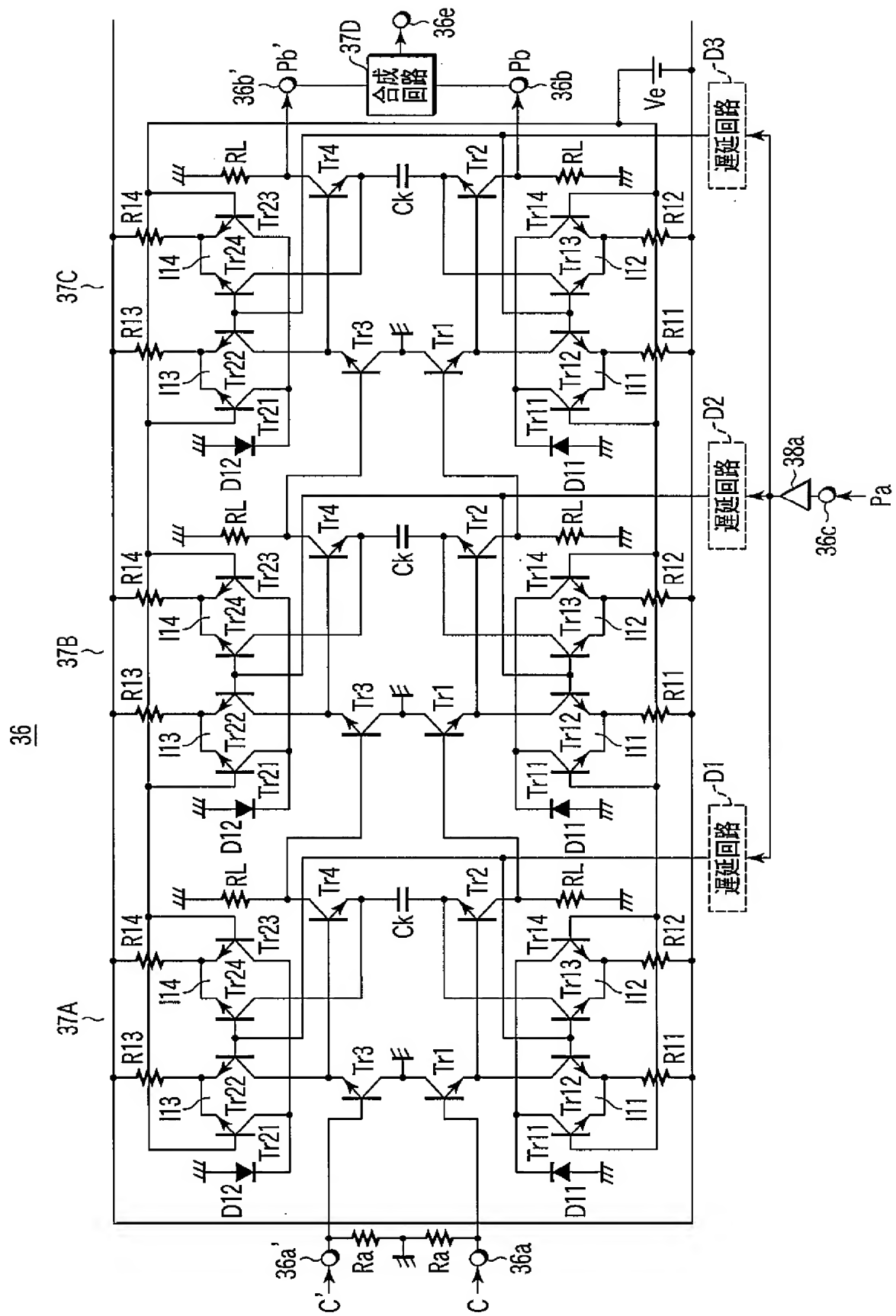
[図2B]



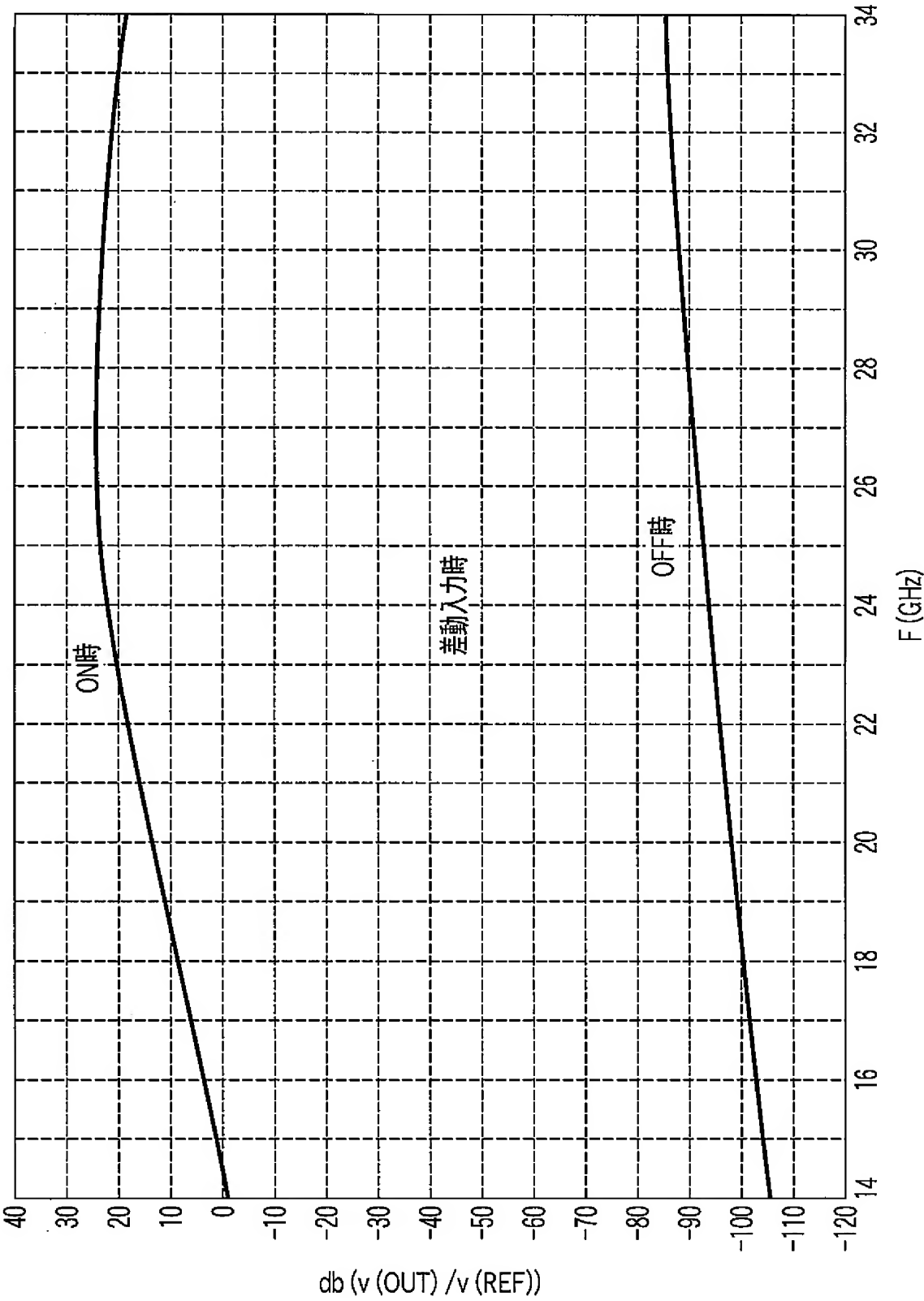
[図3A]



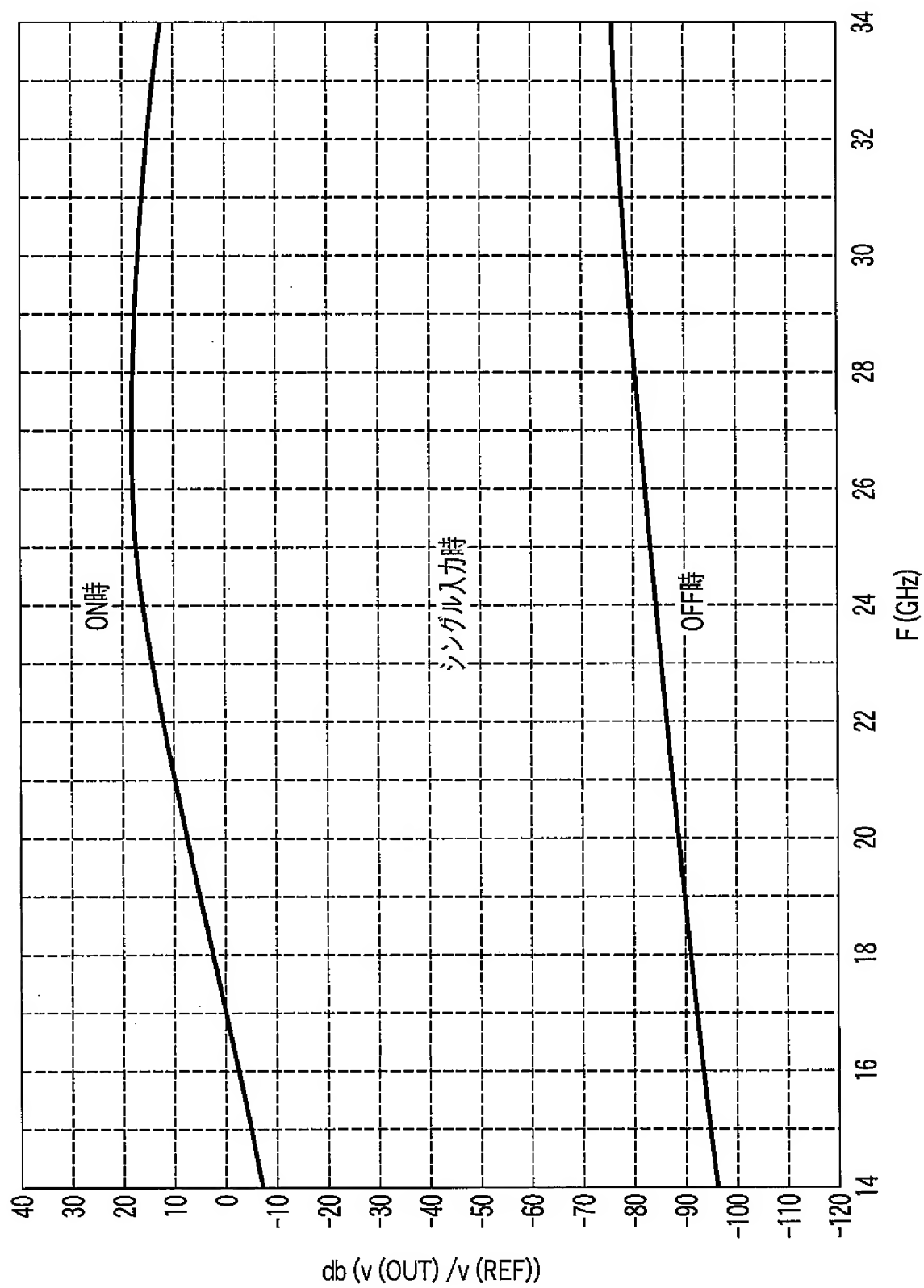
[図3B]



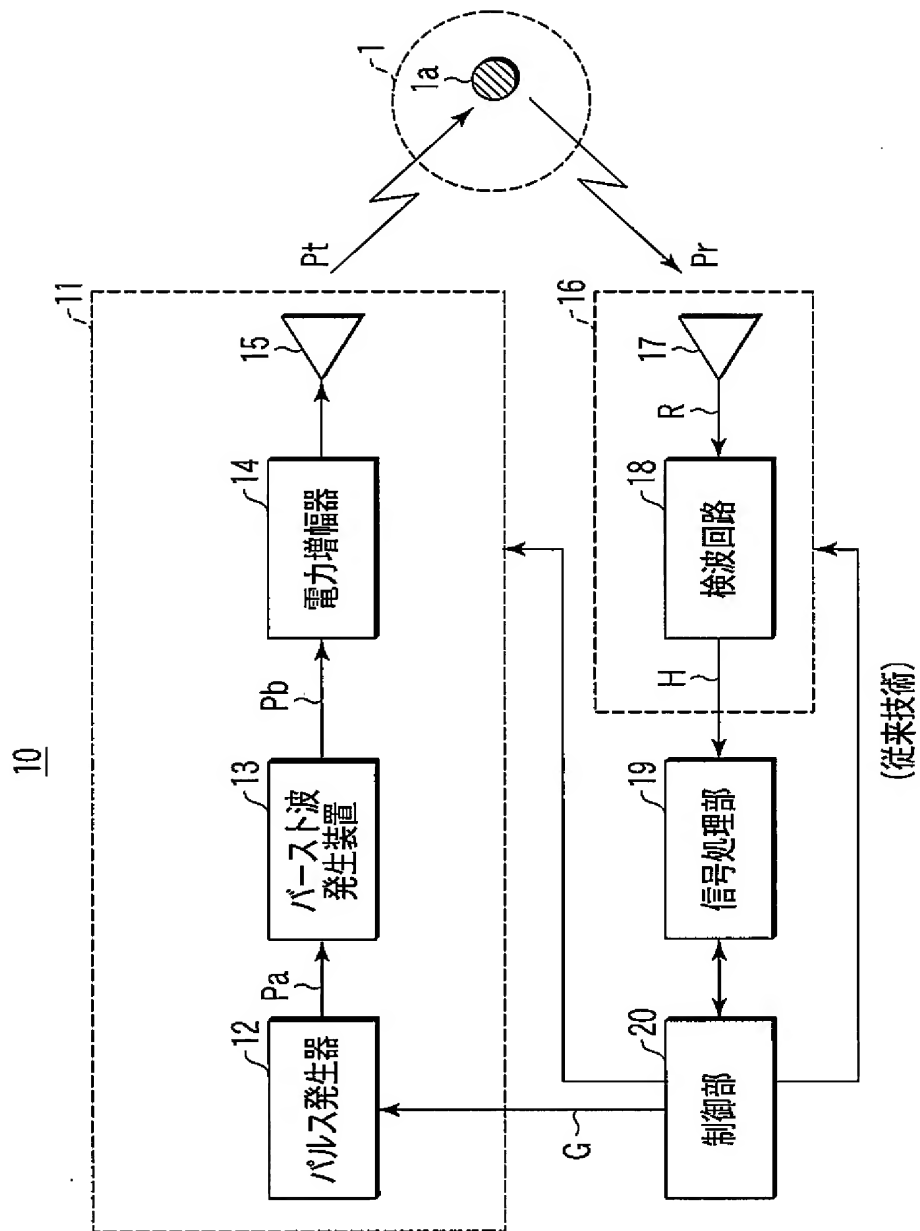
[図4]



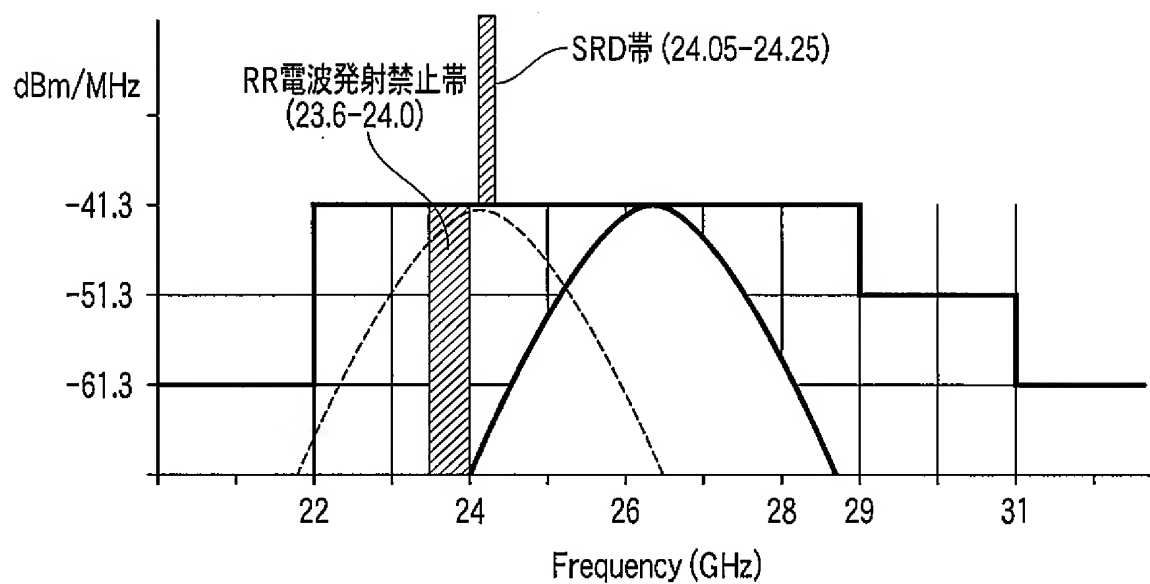
[図5]



[図6]



[図7]



(従来技術)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/020860

A. CLASSIFICATION OF SUBJECT MATTER

H03K17/60 (2006.01), **G01S7/282** (2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H03K17/00-17/70 (2006.01), **G01S7/282** (2006.01), **H03F1/00-3/72** (2006.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2005
Kokai Jitsuyo Shinan Koho	1971-2005	Toroku Jitsuyo Shinan Koho	1994-2005

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 60-62711 A (Mitsubishi Electric Corp.), 10 April, 1985 (10.04.85), Page 2, upper right column, line 18 to page 2, lower right column, line 10; Fig. 1 (Family: none)	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20
Y A	JP 60-41805 A (Toshiba Corp. et al.), 05 March, 1985 (05.03.85), Page 1, lower right column, line 7 to page 2, upper left column, line 3; Fig. 1 (Family: none)	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
22 December, 2005 (22.12.05)

Date of mailing of the international search report
10 January, 2006 (10.01.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/020860

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 64-48506 A (SGS-Thomson Microelectronics S.A.), 23 February, 1989 (23.02.89), Page 4, lower left column, line 3 to page 4, lower right column, line 13; Fig. 3 & EP 296992 A1	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20
Y A	JP 54-5315 A (Tokyo Shibaura Electric Co., Ltd.), 16 January, 1979 (16.01.79), Fig. 3 (Family: none)	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20
Y A	JP 1-280908 A (Mitsubishi Electric Corp.), 13 November, 1989 (13.11.89), Fig. 1 (Family: none)	7, 14, 21 1-6, 8-13, 15-20
Y A	JP 2-244903 A (Anritsu Corp.), 28 September, 1990 (28.09.90), Page 3, upper right column, line 16 to page 4, lower left column, line 20; Figs. 1, 2 (Family: none)	8-11, 14-18, 21 1-7, 12, 13, 19, 20
Y A	JP 5-188137 A (Anritsu Corp.), 30 July, 1993 (30.07.93), Fig. 1 (Family: none)	15-18, 21 1-14, 19, 20
A	JP 2000-244293 A (NEC Corp.), 08 September, 2000 (08.09.00), Par. Nos. [0061] to [0065]; Figs. 1, 5 (Family: none)	1-21

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H03K17/60 (2006.01), G01S7/282 (2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H03K17/00-17/70 (2006.01), G01S7/282 (2006.01), H03F1/00-3/72 (2006.01)

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2005年
日本国実用新案登録公報	1996-2005年
日本国登録実用新案公報	1994-2005年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 60-62711 A (三菱電機株式会社) 1985.04.10, 第2頁右上欄第18行-第2頁右下欄第10行、第1図 (ファミリーなし)	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20
Y A	JP 60-41805 A (株式会社東芝 外1名) 1985.03.05, 第1頁右下欄第7行-第2頁左上欄第3行、第1図 (ファミリーなし)	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」 特に関連のある文献ではなく、一般的技術水準を示すもの

「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」 口頭による開示、使用、展示等に言及する文献

「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

22.12.2005

国際調査報告の発送日

10.01.2006

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)
郵便番号 100-8915
東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

宮島 郁美

電話番号 03-3581-1101 内線 3596

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y A	JP 64-48506 A (エスジーエーストムソン ミクロエレクトロニクス ソシエテ アノニム) 1989. 02. 23, 第 4 頁左下欄第 3 行-第 4 頁右下 欄第 13 行、第 3 図 & EP 296992 A1	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20
Y A	JP 54-5315 A (東京芝浦電気株式会社) 1979. 01. 16, 第 3 図 (ファ ミリーなし)	1-4, 7-11, 14-18, 21 5, 6, 12, 13, 19, 20
Y A	JP 1-280908 A (三菱電機株式会社) 1989. 11. 13, 第 1 図 (ファミ リーなし)	7, 14, 21 1-6, 8-13, 15-20
Y A	JP 2-244903 A (アンリツ株式会社) 1990. 09. 28, 第 3 頁右上欄第 16 行~第 4 頁左下欄 20 行、第 1 図、第 2 図 (ファミリーなし)	8-11, 14-18, 21 1-7, 12, 13, 19, 20
Y A	JP 5-188137 A (アンリツ株式会社) 1993. 07. 30, 図 1 (ファミリー なし)	15-18, 21 1-14, 19, 20
A	JP 2000-244293 A (日本電気株式会社) 2000. 09. 08, 段落【0061】- 【0065】、図 1, 5 (ファミリーなし)	1-21